

UNIVERSIDADE LUTERANA DO BRASIL

PRÓ-REITORIA ACADÊMICA

CURSO DE ENGENHARIA ELÉTRICA

**DISPOSITIVO PARA CONTROLE E INTERFACEAMENTO DE TERMINAL
TELEFÔNICO RESIDENCIAL**

DELSON VALERIO VETROMILLA

Canoas, novembro de 2005

DELSON VALERIO VETROMILLA

Matrícula nº 951101415-3

PROJETO DE UM DISPOSITIVO PARA CONTROLE E INTERFACEAMENTO DE
TERMINAL TELEFÔNICO RESIDENCIAL

Trabalho de Conclusão de Curso apresentado ao
Curso de Engenharia Elétrica da Universidade
Luterana do Brasil

Área de Concentração: Telecomunicações

Orientador: Paulo César Cardoso Godoy

Canoas, novembro de 2005

DELSON VALERIO VETROMILLA Matrícula nº 951101415-3

PROJETO DE UM DISPOSITIVO PARA CONTROLE E INTERFACEAMENTO DE
TERMINAL TELEFÔNICO RESIDENCIAL

BANCA EXAMINADORA

MSc Dalton Vidor

MSc Luis Fernando Espinosa Cocian

MSc Paulo César Cardoso Godoy (orientador)

Trabalho de Conclusão de Curso apresentado e aprovado em: 28/11/2005

*À minha esposa Sabrina e ao
meu filho Delson pelo
incondicional apoio, forte
incentivo, fundamental carinho
e elevada dose de paciência,
combustíveis essenciais em
todos os momentos.*

Aos meus pais... pela vida.

AGRADECIMENTOS

Agradeço ao meu professor e orientador Paulo César Cardoso Godoy pela valorosa orientação e dedicação prestadas, não apenas neste projeto, mas durante todo seu trabalho como docente da Universidade Luterana do Brasil.

Agradeço, também, aos meus colegas do curso de Engenharia Elétrica pela troca de idéias que contribuíram significativamente nas decisões técnicas tomadas na execução deste trabalho.

Por fim, agradeço à Universidade Luterana do Brasil, na pessoa do Diretor do Curso de Engenharia Elétrica, professor Luis Fernando Espinosa Cocian, pela valiosa cooperação, disponibilizando seus laboratórios, equipamentos e instrumentos úteis a este projeto.

SUMÁRIO

1.	INTRODUÇÃO	10
2.	METODOLOGIA	11
3.	DESCRIÇÃO DO PROJETO DE HARDWARE	15
3.1	Fontes de Alimentação	17
3.2	Interface de Linha	19
3.3	Circuitos Auxiliares do Bloco Interface de Linha	20
3.4	Interface de Terminal	23
3.5	Circuito de Híbrida	24
3.6	Circuitos Auxiliares do Bloco Interface de Terminal	30
3.7	Circuito Detector do Tom de Discagem	32
3.8	Unidade Central de Processamento	34
4	DESCRIÇÃO DO PROJETO DE SOFTWARE	40
4.1	Máquina de Estado Linha	42
4.2	Máquina de Estado Terminal	43
4.3	Máquina de Estado Serial	46
5	TESTES REALIZADOS E RESULTADOS	47
6	CONSIDERAÇÕES FINAIS	54
6.1	Comentários Adicionais	54
6.2	Conclusões	54
7	REFERÊNCIAS BIBLIOGRÁFICAS	57
8	ANEXOS	59

SUMÁRIO DE FIGURAS

Figura 1 - Diagrama em blocos do projeto	16
Figura 2 - Fontes de alimentação	17
Figura 3 - Diagrama esquemático das fontes de alimentação	18
Figura 4 - Interface de linha (FXO)	20
Figura 5 - Circuito detector de ring	21
Figura 6 - Circuito responsável pela conexão da linha	23
Figura 7 - Etapa transmissora do circuito de híbrida	25
Figura 8 - Etapa transmissora com fonte V1 nula	28
Figura 9 - Etapa transmissora com fontes V2 e V3 nulas	27
Figura 10 - Circuito de híbrida	29
Figura 11 - Circuito detector de fora do gancho	31
Figura 12 - Fonte de ring	32
Figura 13 - Conectores de linha e de terminal	34
Figura 14 - Arquitetura interna da família 8051	35
Figura 15 - Identificação do “kit” de desenvolvimento	36
Figura 16 - Tela inicial do “kit” de desenvolvimento	36
Figura 17 - Identificação do “kit” de desenvolvimento	38
Figura 18 - Diagrama ilustrativo de aplicação prática	39
Figura 19 - Diagrama ilustrativo da aplicação para testes	39
Figura 20 - Máquina de estados principal	40
Figura 21 - Fluxograma da Máquina de Estados Terminal	41
Figura 22 - Fluxograma da Máquina de Estados Linha	43
Figura 23 - Fluxograma da Máquina de Estados Terminal	44
Figura 24 - Fluxograma da Máquina de Estados Serial	46
Figura 25 - Resposta do circuito de híbrida em 300Hz.....	48
Figura 26 - Resposta do circuito de híbrida em 1.000Hz	48
Figura 27 - Resposta do circuito de híbrida em 3.400Hz	49
Figura 28 - Gráfico fora do gancho X conexão da linha	50
Figura 29 - Gráfico conexão da linha X liberação da linha	50
Figura 30 - Gráfico fora do gancho X liberação da linha.....	51
Figura 31 - Transição dos sinais para desconexão.....	52
Figura 32 - Sinalização de chamada recebida X ativação do ring.....	53

RESUMO

Este trabalho tem o objetivo de demonstrar conceitos e técnicas adquiridas ao longo do curso de graduação em Engenharia Elétrica, através do projeto de um equipamento a ser apresentado como Trabalho de Conclusão do Curso. Instalado junto ao terminal telefônico, irá computar as chamadas realizadas a fim de permitir um controle da utilização do terminal telefônico, identificando o número chamado e o tempo de duração das mesmas. A possibilidade de utilizar conhecimentos técnicos já experimentados na prática, em outras oportunidades, e o desafio de desenvolver um projeto que tenha a possibilidade de uma aplicação no cotidiano também foram fatores de motivação para a realização deste trabalho. O projeto foi dividido em duas etapas: hardware e “software”. Na etapa de hardware, foram desenvolvidos os circuitos eletrônicos analógicos necessários para o estabelecimento de uma chamada telefônica entre dois pontos e, na etapa de “software”, foi desenvolvido o programa aplicado ao micro-controlador que fará todo o processamento das informações sobre as chamadas telefônicas.

ABSTRACT

This work has the objective of demonstrating concepts and acquired techniques along the degree course in Electric Engineering, through the project of an equipment to be presented as Work of Conclusion of the Course. Installed the phone terminal close to, it will compute the accomplished calls in order to allow a control of the use of the phone terminal, through identification of number called and time of duration of the same ones. The possibility to already use technical knowledge experienced in practice, in other opportunities, and the challenge of developing a project that has an important application in the daily went also motivation factors to the accomplishment of this work. The project was divided in two stages: hardware and software. In the hardware stage, the analogical electronic circuits necessary were developed for the establishment of a phone call among two points and, in the software stage, the applied program was developed the personal computer-controller that will make the whole processing of the information on the phone calls.

1. INTRODUÇÃO

A expansão dos sistemas de telecomunicações tornou-se bastante significativa a partir das privatizações do sistema Telebrás, ocorridas na década de noventa. Por determinações contratuais, as novas empresas foram obrigadas a aumentar o número de linhas telefônicas, ao mesmo tempo em que facilitaram sua aquisição. Este fator foi determinante para que um grande número de famílias brasileiras pudesse contar com um terminal telefônico em suas residências.

Com a aquisição de uma linha telefônica, muitas famílias brasileiras adicionaram uma despesa fixa mensal àquelas já existentes. Sabendo que as tarifas públicas, incluindo-se os serviços de telefonia, além de várias outras despesas necessárias do cotidiano, são reajustadas acima do índice oficial de inflação e que, na maioria dos casos, os salários dos trabalhadores não conseguem acompanhar estes reajustes, fica fácil concluir que os orçamentos familiares estão cada vez mais apertados, necessitando de um maior controle de despesas.

É neste contexto que este projeto se insere, pois seu objetivo é auxiliar o controle da utilização de um terminal telefônico residencial. Com isto, será possível racionalizar as chamadas telefônicas e, conseqüentemente, manter as despesas com serviço telefônico em um nível adequado.

2. METODOLOGIA

A etapa inicial do projeto “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” foi determinar quais funções o equipamento deveria possuir. Para isso, foi analisada uma fatura de serviço telefônico emitida pela operadora de telefonia fixa local, onde são discriminados os serviços prestados para a realização de chamadas telefônicas interurbanas e para telefones móveis. Baseando-se nessas informações, conclui-se que as principais funções desejáveis para o controle de um terminal telefônico são: a natureza da chamada, o número do telefone chamado e o tempo de duração das chamadas.

Estas informações, detalhadamente, estão presentes na fatura emitida pela operadora local apenas para as chamadas interurbanas e para telefones móveis. No caso de chamadas telefônicas locais, devido ao sistema utilizado para medir e cobrar pelo serviço, não constam informações detalhadas, tornando-se impossível verificar os números de destino destas chamadas, bem como o tempo de duração das mesmas.

O projeto “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico”, portanto, tem como principal objetivo fornecer informações detalhadas sobre as chamadas efetuadas para telefones locais, bem como detalhes das chamadas interurbanas e para telefones móveis, permitindo ao usuário a possibilidade de verificar os dados constantes na sua fatura de serviço telefônico.

A segunda etapa deste projeto constitui-se em determinar qual componente faria a função de uma unidade central de processamento, escolhendo-se qual micro-controlador seria mais adequado ao projeto. Foram analisados vários aspectos dentre as opções de componentes existentes, tais como a versatilidade, a funcionalidade, a complexidade, a disponibilidade de aquisição e o custo.

Em um primeiro momento, foi analisada a possibilidade de utilização do micro-controlador AZ60, fabricado pela Motorola e pertencente à família 68000 de micro-controladores. Apesar de este componente possuir memórias “flash” e “eeprom” internas, o que reduziria o número total de componentes na placa, foi descartada a utilização deste componente. Ele é fornecido apenas para montagem em superfície, necessitando de equipamento especial para sua montagem, além de ser difícil a aquisição de peças avulsas.

Um micro-controlador que poderia ter sido utilizado é o PIC, do fabricante Microchip. Pode ser adquirido facilmente e é encontrado no encapsulamento tipo “dip”. Porém, o tempo de execução do projeto se estenderia devido à curva de aprendizado para trabalhar com um micro-controlador desta linha, tendo sido descartada sua utilização.

O micro-controlador AT89C52 do fabricante Atmel mostrou ser a melhor opção, justificando sua escolha. É um componente da família 8051 de micro-controladores consagrado no mercado, de fácil aquisição e custo baixo, sendo bastante confiável em termos de desenvolvimento do projeto e desempenho nas aplicações em que é empregado.

Outro fator determinante para a escolha deste componente foi a possibilidade de simplificar o projeto de hardware, pois o mesmo kit de desenvolvimento utilizado para elaborar o programa, pode ser utilizado para funcionamento do projeto, passando a fazer parte do mesmo.

Como requisição técnica deste projeto, levando-se em conta a sua aplicação, verificou-se que para atender as especificações de operação, o “hardware” do sistema deve possuir circuitos que operem na faixa de frequências utilizada para telefonia, que inicia em

300 Hertz e vai até 3.400 Hertz. Além disso, foi observado que a característica de funcionamento deste projeto assemelha-se muito ao funcionamento de uma central telefônica, especificamente quanto à função de interligar um ramal à linha telefônica da operadora, permitindo a troca de informações entre dois terminais remotos.

Dois circuitos principais são necessários para atender a esta especificação: um circuito de ramal e um circuito de tronco. O circuito de ramal tem a função principal de adaptar as características do aparelho telefônico ao projeto do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” e o circuito de tronco é responsável pela adaptação do equipamento à linha telefônica disponibilizada pela operadora de telefonia fixa local.

Também foi verificada a necessidade de um circuito específico para detecção dos tons de discagem, possibilitando a identificação do número chamado. Os padrões mais conhecidos mundialmente para geração de tons de discagem são o FSK (Frequency-shift Keying) e o DTMF (Dual Tone Multi-frequency), sendo este último adotado no Brasil. O aparelho telefônico utilizado deve ser do tipo que origine discagem por tons multi-frequenciais, compatíveis com o circuito detector.

Com estas necessidades de “hardware” identificadas, a etapa seguinte foi a escolha da melhor forma para implementá-las. A opção julgada como a mais adequada foi a montagem em placa de circuito impresso padrão, do material fenolite, cujas ligações imitam uma placa “prot-o-board”, porém oferecendo a possibilidade de soldar os terminais dos componentes. Esta característica colabora para a não ocorrência de problemas decorrentes da deficiência do contato elétrico, que possam gerar instabilidades no funcionamento do equipamento.

Para execução dos testes de validação do projeto de hardware foram utilizados alguns equipamentos específicos e outros de uso cotidiano. Nos laboratórios da universidade, os equipamentos e instrumentos utilizados foram:

- fonte de tensão
- gerador de funções
- multímetro
- osciloscópio

Também foram utilizados para validação do projeto de hardware:

- um aparelho telefônico
- uma central telefônica de pequeno porte
- um analisador lógico portátil.

Para ilustração dos circuitos separadamente foi utilizado o “software” LTspice/SwitcherCAD III, fabricado pela empresa Linear Technology e para edição do diagrama esquemático completo do projeto foi utilizado o programa Orcad, versão 9.1.

A etapa subsequente constituiu-se na definição da estrutura do “software” de controle e monitoração do equipamento. Foi utilizada a linguagem de programação C para a construção do código fonte do programa, código este baseado nas funções que o “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” deve executar, na interligação elétrica entre os componentes, principalmente os circuitos integrados que são ligados diretamente às portas de dados do micro-controlador, e nas informações que deverão ser armazenadas, para posterior acesso pelo usuário.

Faz-se necessário, portanto, a utilização de um ambiente de desenvolvimento para construção do “software” deste projeto. A ferramenta de desenvolvimento escolhida foi o “SDCC”, que é um compilador utilizado nas disciplinas que estudam os microprocessadores da família 8051 do curso de Engenharia Elétrica da Universidade Luterana do Brasil.

3. DESCRIÇÃO DO PROJETO DE HARDWARE

Definidas as funções específicas que o objeto deste projeto deverá executar, verificou-se que o funcionamento do mesmo assemelha-se muito ao de uma central telefônica automática, mais conhecida por PABX.

Assim como a central telefônica controla a utilização de terminais telefônicos, denominados ramais, o “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” tem como função principal a interligação entre a linha disponibilizada pela operadora de telefonia fixa e o aparelho telefônico, porém em um ambiente residencial. Sua instalação deverá ser realizada, portanto, entre o par de fios da linha e o aparelho telefônico.

Outra característica importante a ser considerada é que os diversos sinais elétricos enviados pela operadora de telefonia fixa possuem naturezas diversificadas, exigindo circuitos específicos que recebam estes sinais e adapte-os às condições de operação do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico”.

Além de receber e adaptar os diversos sinais elétricos provenientes da linha telefônica, outros sinais devem ser gerados para o aparelho telefônico, a fim de possibilitar a conexão elétrica com a linha telefônica.

A partir destas considerações, conclui-se que os circuitos necessários para possibilitar a comunicação entre um aparelho telefônico e a operadora de telefonia fixa assemelham-se muito aos circuitos de uma central telefônica automática, do tipo PABX.

A viabilidade de execução deste projeto, portanto, inicia com a utilização de circuitos eletrônicos semelhantes aos de uma central telefônica automática, principalmente quanto às funções de adaptação elétrica ao aparelho telefônico e à linha.

Os principais circuitos baseados na central telefônica são denominados neste projeto por “interface de linha” e “interface de ramal” e constituem-se nos dois blocos principais. Também compõem o projeto os circuitos auxiliares de detecção do tom de discagem e de memória, além das fontes lineares de alimentação. A figura a seguir mostra o diagrama em blocos do projeto.

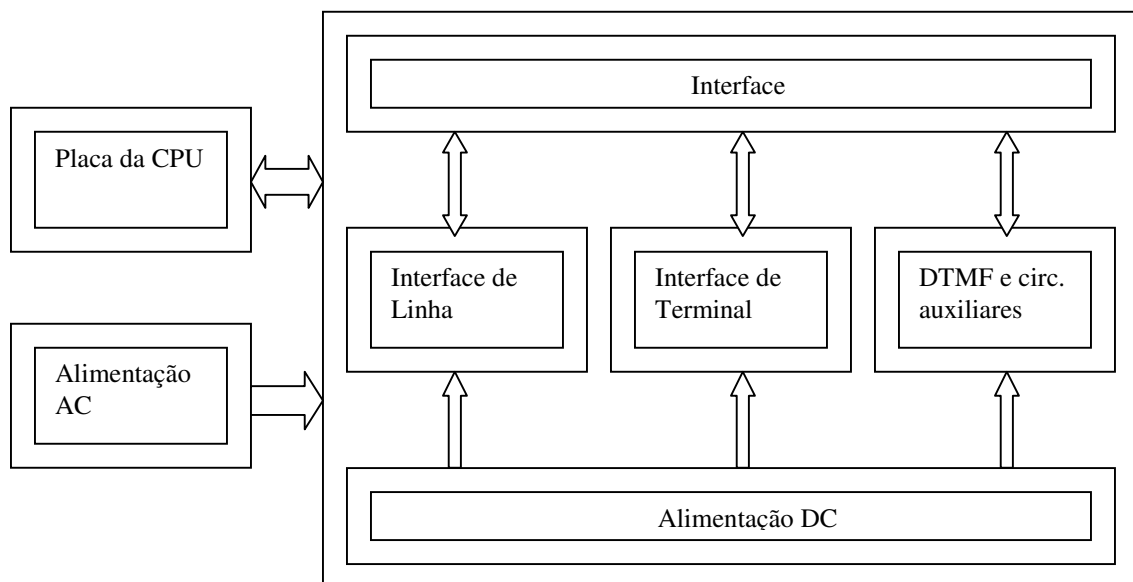


Figura 1: diagrama em blocos do projeto.

3.1 - Fontes de Alimentação

A fonte de alimentação possui um transformador para entrada em corrente alternada e três enrolamentos secundários, sendo utilizados apenas dois deles. Um destes enrolamentos fornece a tensão de 60VAC e o outro enrolamento fornece a tensão de 27,6VAC, sendo que este último possui uma derivação central, obtendo-se dois enrolamentos com tensão de 13,8VAC. A fonte de tensão de 60VAC é utilizada diretamente para excitar o circuito da campainha do aparelho telefônico (ring), juntamente com a tensão de 24V fornecida pelo circuito retificador, cujo principal componente é o regulador ajustável LM317, do fabricante National Semiconductor. A figura número dois identifica a montagem do circuito de alimentação.

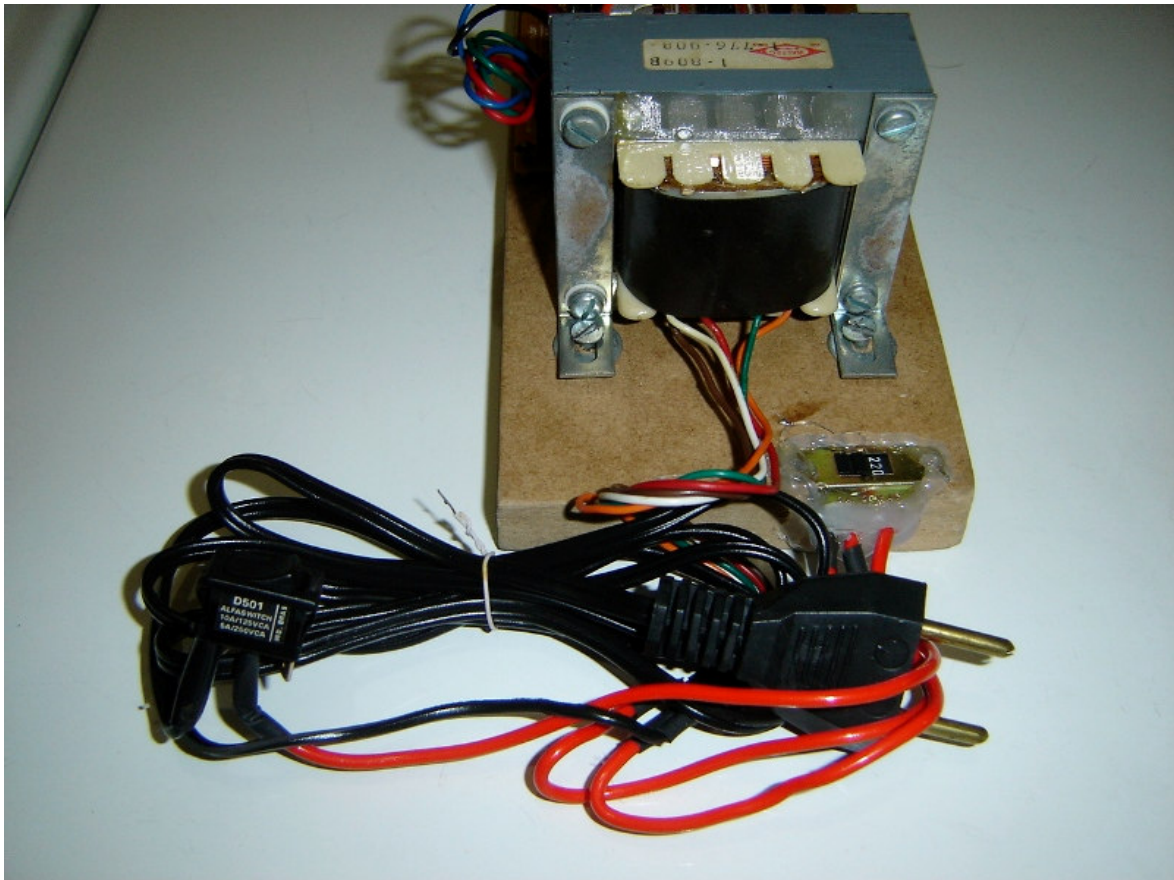


Figura 2: fontes de alimentação.

A partir da fonte de tensão de 24V, foi utilizado o circuito integrado regulador LM7812 para gerar a tensão de 12V. Este regulador pode receber em sua entrada uma tensão contínua de até 35V e a sua tensão no pino de saída com valor de 12V é utilizada para alimentar o amplificador operacional LM 348N, bem como para gerar a tensão de referência de 6V, necessária para o funcionamento do circuito de interface com o terminal telefônico. A figura a seguir ilustra o diagrama esquemático das fontes de alimentação.

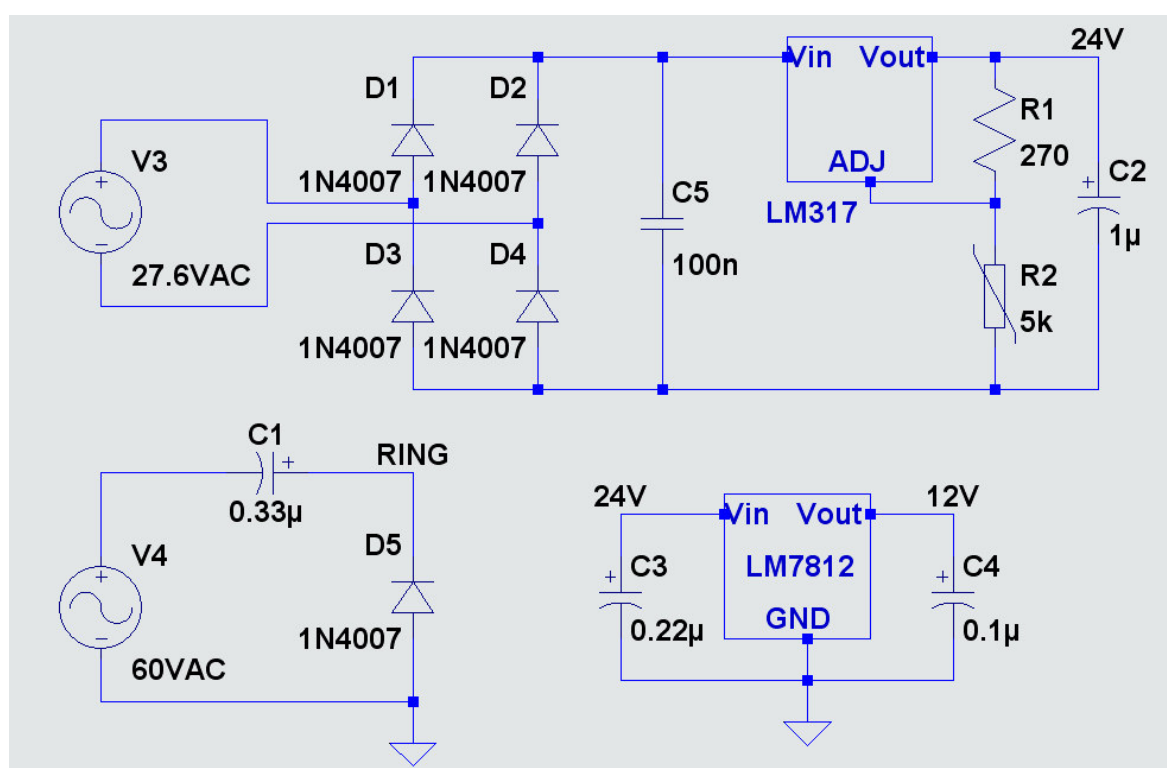


Figura 3: diagrama esquemático das fontes de alimentação.

Outra tensão elétrica de alimentação necessária para o funcionamento deste projeto é de 5V, sendo obtida através dos pinos de conexão com a placa do “kit” de desenvolvimento. Esta fonte de tensão é utilizada para alimentar o circuito de detecção do tom de discagem e os demais circuitos integrados do projeto, exceto o amplificador operacional do circuito de interface com o terminal telefônico.

3.2 – Interface de Linha

O bloco denominado interface de linha tem a função principal de adaptar a linha telefônica disponibilizada pela operadora, que chega à residência do usuário, ao equipamento. Este bloco é similar a um circuito largamente utilizado em equipamentos de telecomunicações e conhecido tecnicamente por FXO (Foreign eXchange Office), sendo a sua interface física possibilitada através da conexão de um cabo de telefonia padrão ao conector telefônico do tipo RJ45. A outra extremidade deste cabo deve ser conectada ao ponto de chegada da linha telefônica.

Mesmo que os termos técnicos, na maioria das vezes, não possibilitem uma tradução fiel de seu significado para a língua portuguesa, pode-se entender que a denominação “Foreign eXchange Office” caracteriza o dispositivo que faz um câmbio externo com uma central telefônica. Este circuito fornece o endereçamento, ou seja, fornece o número telefônico de destino, comportando-se como um telefone conectado à linha.

Os circuitos que compõem o bloco interface de linha são, basicamente, um retificador em ponte, onde são utilizados diodos retificadores 1N4007, ligado em paralelo ao circuito de retenção da linha, que é composto por um transistor BC327 e componentes adjacentes. Este circuito permite que o aparelho telefônico permaneça em comunicação com a linha porque oferece um caminho para a circulação da corrente elétrica que chega pela linha telefônica, caracterizando o chamado laço de corrente. De acordo com a Prática Telebrás número 220-600-705 (Especificações Gerais Centrais Privadas de Comutação Telefônica CPTC Tipo PABX CPA) o circuito de retenção deve permitir a circulação de uma corrente elétrica mínima de 20mA, sinalizando à central telefônica pública que a linha está ocupada.

O transformador de linha ligado em paralelo com o circuito de retenção tem como função o acoplamento aos circuitos internos do equipamento, isolando-o

eletricamente da linha telefônica. Seu enrolamento primário tem impedância de 600Ω para casar com a impedância característica da linha telefônica. Este transformador também tem a função de proteger eletricamente os circuitos eletrônicos sensíveis a picos de tensão provenientes do par de fios telefônicos.

A figura número quatro mostra o diagrama esquemático simplificado do circuito FXO.

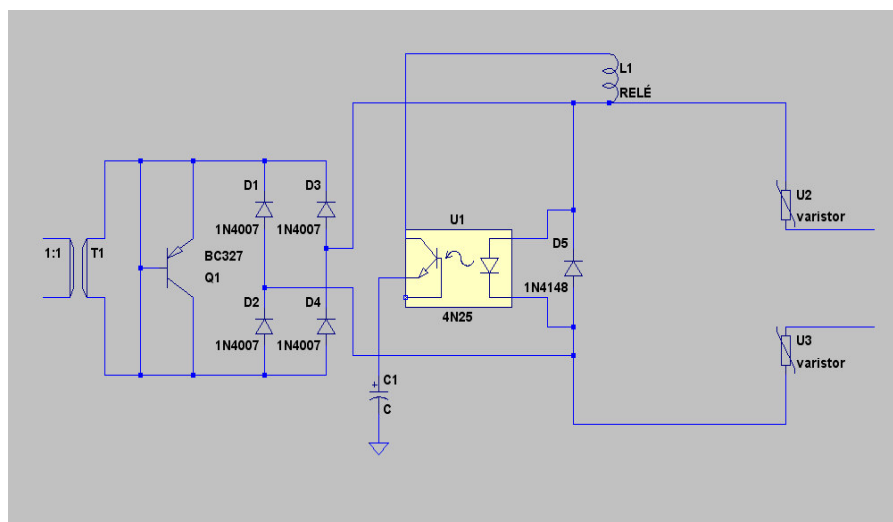


Figura 4: interface de linha (FXO).

3.3 – Circuitos Auxiliares do Bloco Interface de Linha

O bloco interface de linha possui, ainda, outros dois circuitos com funções específicas, ou seja, permitir a conexão à linha telefônica.

Quando o telefone está no gancho, um relé na posição de repouso mantém o circuito integrado TIL111, similar ao 4N25, conectado à linha. Este componente é um circuito integrado opto acoplador e possibilita o recebimento da sinalização de chamada recebida (ring) enviada pela operadora de telefonia fixa.

O pino coletor do transistor interno do opto acoplador é ligado diretamente à tensão de 5V e o pino do emissor é ligado à referência através de um resistor com valor de $1k\Omega$ (pull down). O pino emissor também é usado para fornecer ao micro-controlador o evento de chegada do “ring”. Estando na condição de repouso, o transistor do opto acoplador não conduz corrente elétrica e o valor fornecido pelo emissor ao micro-controlador é zero (nível lógico baixo), pois este ponto está ligado à porta número um do micro-controlador, através do bit um (P1.1), caracterizando o sinal “ring_in”. No momento em que uma chamada é recebida, a circulação de corrente elétrica pelo diodo interno do circuito integrado opto acoplador faz com que seu transistor interno entre no estado de condução da corrente elétrica, transferindo o potencial de 5V para o pino emissor. Como a sinalização de “ring” é intermitente, um capacitor eletrolítico foi utilizado em paralelo ao resistor de emissor para manter o nível alto durante um período de tempo suficiente para que o micro-controlador identifique o nível lógico alto. Quando a leitura do sinal “ring_in” identificar nível lógico alto, o micro-controlador deverá ativar o circuito gerador de “ring”, detalhadamente descrito no item 3.6 que trata dos circuitos auxiliares do bloco Interface de Terminal. A figura a seguir ilustra o circuito detector de ring.

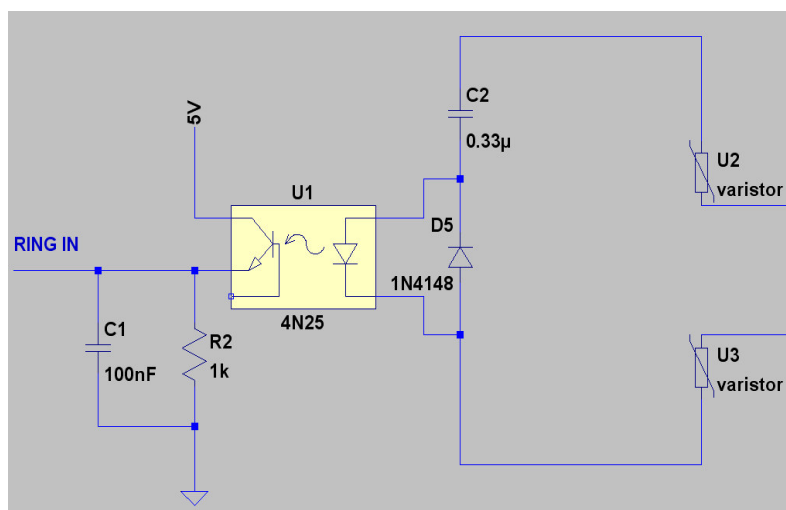


Figura 5: circuito detector de ring.

Atendendo à chamada telefônica recebida, o usuário retira o monofone do gancho e este evento gera um sinal elétrico que é lido pelo micro-controlador (circuito identificador de fora do gancho, detalhado no item 3.6).

A função do micro-controlador, neste momento, é a de atuar diretamente no outro circuito anteriormente mencionado como tendo a função de permitir a conexão à linha telefônica. O micro-controlador envia o sinal elétrico “con_linha”, de nível lógico alto, através de um comando de escrita no bit menos significativo da porta zero (P0.0). Este sinal elétrico polariza o transistor BF422, pois é ligado à base deste através de um circuito RC, permitindo a condução de corrente elétrica pelo mesmo e, conseqüentemente, permitindo a circulação de corrente elétrica pela bobina do relé, fazendo-o comutar, conectando o equipamento à linha telefônica. Esta comutação do relé desconecta da linha o circuito detector de “ring”, pois o mesmo não tem função durante este estágio de operação.

Quando se deseja realizar uma chamada telefônica retirando-se o monofone do gancho, o micro-controlador também recebe um sinal elétrico indicando a necessidade de conectar a linha telefônica. Procede, então, da mesma maneira que no caso descrito anteriormente, ou seja, o transistor BF422 é polarizado e a circulação de corrente elétrica pela bobina do relé faz com que este feche seus contatos normalmente abertos, conectando o equipamento à linha telefônica.

Um diodo retificador foi ligado em paralelo à bobina do relé para que não circule corrente elétrica no sentido inverso ao previsto no projeto, evitando a comutação do relé em momentos indesejados.

A figura número seis mostra o circuito auxiliar responsável por conectar a linha telefônica.

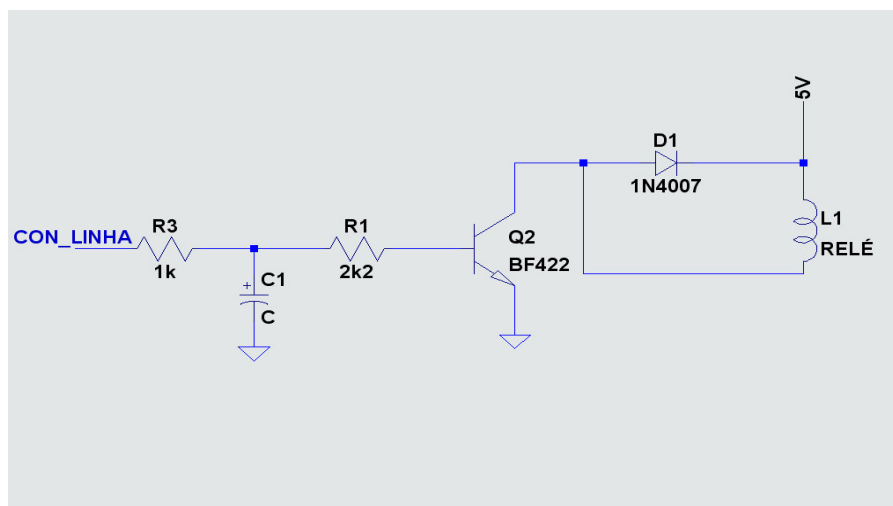


Figura 6: circuito responsável pela conexão da linha.

3.4 – Interface de Terminal

O bloco denominado interface de terminal tem como principal função adaptar as características do aparelho telefônico ao “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico”, tornando-se um circuito similar ao dispositivo utilizado em vários equipamentos comerciais da área de telecomunicações e conhecido tecnicamente como FXS.

O circuito “Foreign eXchange Station”, é o dispositivo que faz um câmbio externo com a estação, no caso deste projeto o terminal telefônico residencial, devendo ser conectado ao aparelho telefônico. Esta conexão é feita fisicamente através de um conector telefônico padrão, do tipo RJ45, ao qual deverá ser conectado um cabo de telefonia padronizado, sendo a outra extremidade deste cabo conectado ao aparelho telefônico.

Uma vez que o aparelho telefônico não está permanentemente conectado à linha telefônica, sua alimentação é fornecida por uma fonte de corrente elétrica auxiliar,

formada pelo transistor Q3 (BC327) e resistores R5, R8 e R11 (referências do diagrama esquemático do anexo A), alimentados a partir da fonte de tensão com valor de 24V. Este circuito fornece a alimentação em corrente contínua ao aparelho telefônico, pois é ligado a um dos fios do par telefônico, passando por um diodo retificador que garante a circulação de corrente elétrica contínua apenas no sentido desejado.

Um módulo do tipo FXS, característico do bloco Interface de Terminal deste projeto, é composto basicamente por três etapas:

- circuito de híbrida
- circuito de detecção de fora do gancho
- circuito fonte de ring.

3.5 – Circuito de Híbrida

A etapa do circuito de híbrida é composta por dois estágios do amplificador operacional quádruplo LM348N e pelos capacitores e resistores adjacentes. Neste projeto, foi utilizada uma configuração baseada em uma etapa de híbrida de uma central telefônica automática (PABX), cujos ganhos já estão configurados para a faixa de frequências de áudio (300 a 3.400 Hz), bem como a tensão de referência necessária para somar um nível DC ao sinal recebido ou a ser transmitido.

Este circuito é o responsável por permitir a passagem do sinal de voz através de dois caminhos distintos. Um destes é o caminho que transfere para o terminal telefônico o sinal elétrico proveniente da linha telefônica, que passou pelo bloco interface de linha (FXO) e foi acoplado por um transformador de sinais, sendo aqui denominado por circuito receptor. Este circuito permite que o sinal de voz proveniente do terminal remoto chegue ao alto-falante do aparelho telefônico de maneira adequada, para que o usuário possa

entender o que está sendo falado no outro extremo da conexão telefônica. O transformador de sinais possui uma impedância de 600Ω no seu enrolamento primário, permitindo o casamento de impedâncias com a linha telefônica, necessário para uma maior eficiência na transferência do sinal de áudio.

O outro caminho do circuito de híbrida é responsável por transmitir o sinal de voz gerado no microfone do aparelho telefônico, aqui denominado de circuito transmissor para fins de exemplificação. O capacitor C3 (figura abaixo) compõe um filtro passa-baixas, utilizado para eliminar ruídos em altas frequências, que poderiam interferir no sinal de voz transmitido, prejudicando a qualidade do sinal. A função de transferência do circuito transmissor foi obtida através do método das tensões nodais, trabalhando-se com as impedâncias e admitâncias do circuito. A figura a seguir ilustra a etapa transmissora do circuito de híbrida com os pontos de entrada e saída do sinal.

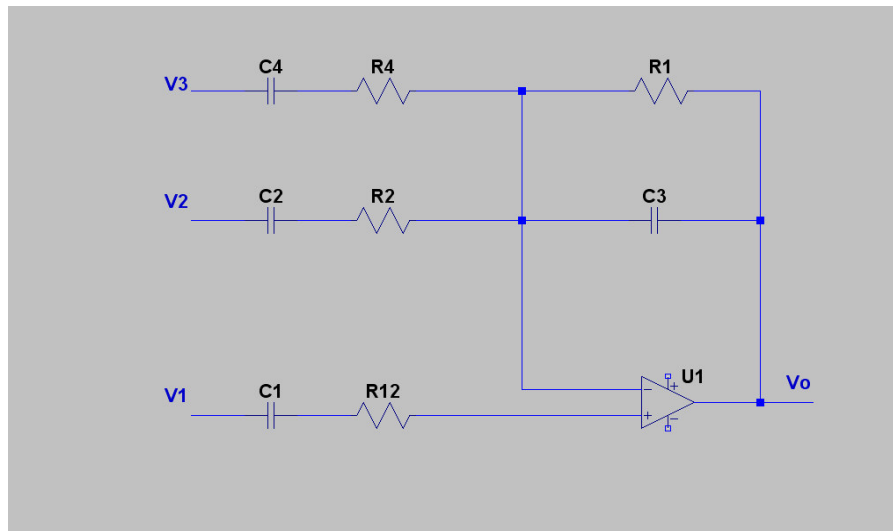


Figura 7: etapa transmissora do circuito de híbrida.

Os resistores e capacitores envolvidos nesta etapa formam as seguintes impedâncias e admitâncias:

$$- Z_1 = R_1 \quad \rightarrow \quad Y_1 = (1/R_1)$$

$$- Z_2 = R_{12} + (1/sC_1) = [(sR_{12}C_1 + 1)/(sC_1)] = \{R_{12}C_1[s + (1/R_{12}C_1)]\}/s \quad C_1 \text{ (os termos } C_1 \text{ são anulados)} = \{R_{12} [s + (1/R_{12}C_1)]\}/s$$

$$Y_2 = 1/Z_2 = s/\{R_{12}[s + (1/R_{12}C_1)]\}$$

$$- Z_3 = 1/sC_3 \rightarrow Y_3 = sC_3$$

$$- Z_4 = R_4 + (1/sC_4) = [(sR_4C_4 + 1)/(sC_4)] = \{R_4C_4[s + (1/R_4C_4)]\}/s \quad C_4 \text{ (os termos } C_4 \text{ são anulados)} = \{R_4 [s + (1/R_4C_4)]\}/s$$

$$Y_4 = 1/Z_4 = s/\{R_4[s + (1/R_4C_4)]\}$$

$$- Z_5 = R_2 + (1/sC_2) = [(sR_2C_2 + 1)/(sC_2)] = \{R_2C_2[s + (1/R_2C_2)]\}/s \quad C_2 \text{ (os termos } C_2 \text{ são anulados)} = \{R_2 [s + (1/R_2C_2)]\}/s$$

$$Y_5 = 1/Z_5 = s/\{R_2[s + (1/R_2C_2)]\}$$

A partir destas admitâncias são obtidas as tensões nodais através do método da superposição. Primeiramente, a fonte de sinal V1 é anulada, formando uma configuração somador-inversor, para obter-se a primeira função de transferência parcial, denominada **Ta**. O circuito é mostrado a seguir:

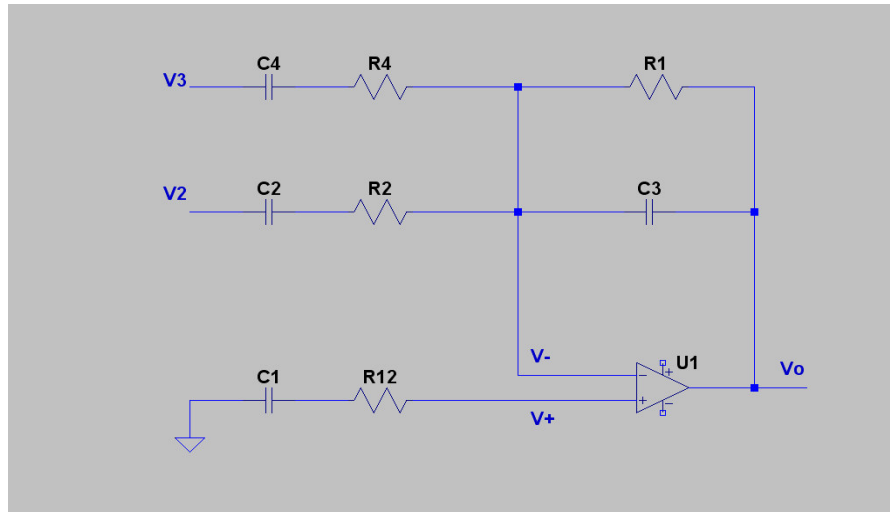


Figura 8: etapa transmissora com fonte V1 nula.

$$\text{Equação 1: } V_-(Y_1 + Y_3 + Y_4 + Y_5) - V_2(Y_5) - V_o(Y_1 + Y_3) = 0$$

$$\text{Equação 2: } V_-(Y_1 + Y_3 + Y_4 + Y_5) - V_3(Y_4) - V_o(Y_1 + Y_3) = 0$$

Considerando as propriedades dos amplificadores ideais, ou seja, impedância de entrada infinita, impedância de saída nula, ganho de tensão infinito e ausência de limitação em frequência e amplitude, pode-se admitir a existência de um curto-circuito

virtual entre os pinos de entrada do amplificador operacional. Como V_+ é igual a zero, conseqüentemente V_- também é igual a zero. As equações ficam:

$$\text{Equação 1: } -V_2(Y_5) - V_o(Y_1 + Y_3) = 0$$

$$-V_2(Y_5) = V_o(Y_1 + Y_3)$$

$$(V_o/V_2) = -[(Y_5)/(Y_1 + Y_3)]$$

$$\text{Equação 2: } V_-(Y_1 + Y_3 + Y_4 + Y_5) - V_3(Y_4) - V_o(Y_1 + Y_3) = 0$$

$$-V_3(Y_4) = V_o(Y_1 + Y_3)$$

$$(V_o/V_3) = -[(Y_4)/(Y_1 + Y_3)]$$

A função de transferência parcial **Ta** é formada pela soma das duas equações, ficando:

$$T_a(s) = (V_o/V_2) + (V_o/V_3)$$

$$T_a(s) = -\{[Y_5/(Y_1 + Y_3) + Y_4/(Y_1 + Y_3)]\}$$

$$T_a(s) = -[(Y_4 + Y_5)/(Y_1 + Y_3)]$$

Para a segunda etapa do equacionamento pelo método da superposição, são anuladas as fontes de sinal V_2 e V_3 , obtendo-se a segunda função de transferência parcial, denominada **Tb**. O circuito é mostrado a seguir:

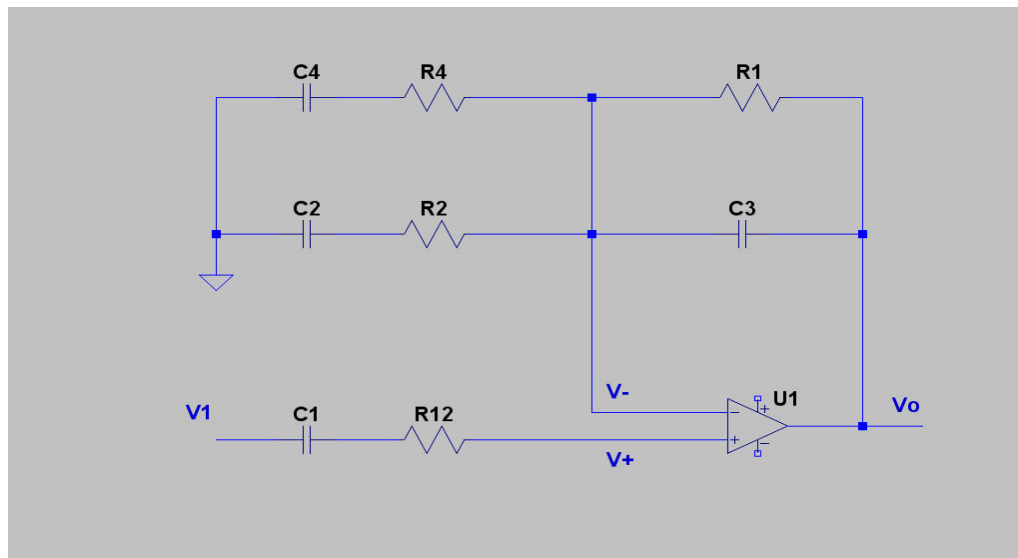


Figura 9: etapa transmissora com fontes V_2 e V_3 nulas.

$$\text{Equação 3: } V_+(Y_1 + Y_2 + Y_3 + Y_4 + Y_5) - V_1(Y_2) - V_o(Y_1 + Y_3) = 0$$

Considerando as propriedades dos amplificadores operacionais ideais, ou seja, $V_+ = V_- = 0$, a equação fica:

$$\begin{aligned}\text{Equação 3: } & -V_1(Y_2) - V_o(Y_1 + Y_3) = 0 \\ & -V_1(Y_2) = V_o(Y_1 + Y_3) \\ & (V_o/V_1) = -[(Y_2)/(Y_1 + Y_3)]\end{aligned}$$

A função de transferência parcial **T_b** é a própria equação 3:

$$\mathbf{T_b(s) = - [(Y_2)/(Y_1 + Y_3)]}$$

A função de transferência completa para a etapa transmissora do circuitito de híbrida é formada pela soma das funções de transferência parciais:

$$\begin{aligned}T(s) &= T_a(s) + T_b(s) \\ T(s) &= - \{ [(Y_4 + Y_5)/(Y_1 + Y_3)] + [(Y_2)/(Y_1 + Y_3)] \} \\ \mathbf{T(s) = - [(Y_2 + Y_4 + Y_5)/(Y_1 + Y_3)]}\end{aligned}$$

A figura número dez mostra o circuito completo de híbrida que foi implementado através de amplificadores operacionais do circuito integrado LM348N, fabricante National Semiconductors, e demais componentes adjacentes.

O circuito integrado LM348N possui quatro amplificadores operacionais em seu encapsulamento, sendo que neste projeto foram utilizados dois estágios. A escolha da utilização deste circuito integrado oferece a possibilidade de adicionar ao “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” mais um bloco de interface de terminal (FXS), sem que se façam necessárias alterações complexas no “hardware”. Desta maneira, o controle da comunicação telefônica passaria a ser feito sobre dois terminais telefônicos, implicando em pequenas alterações também no “software”.

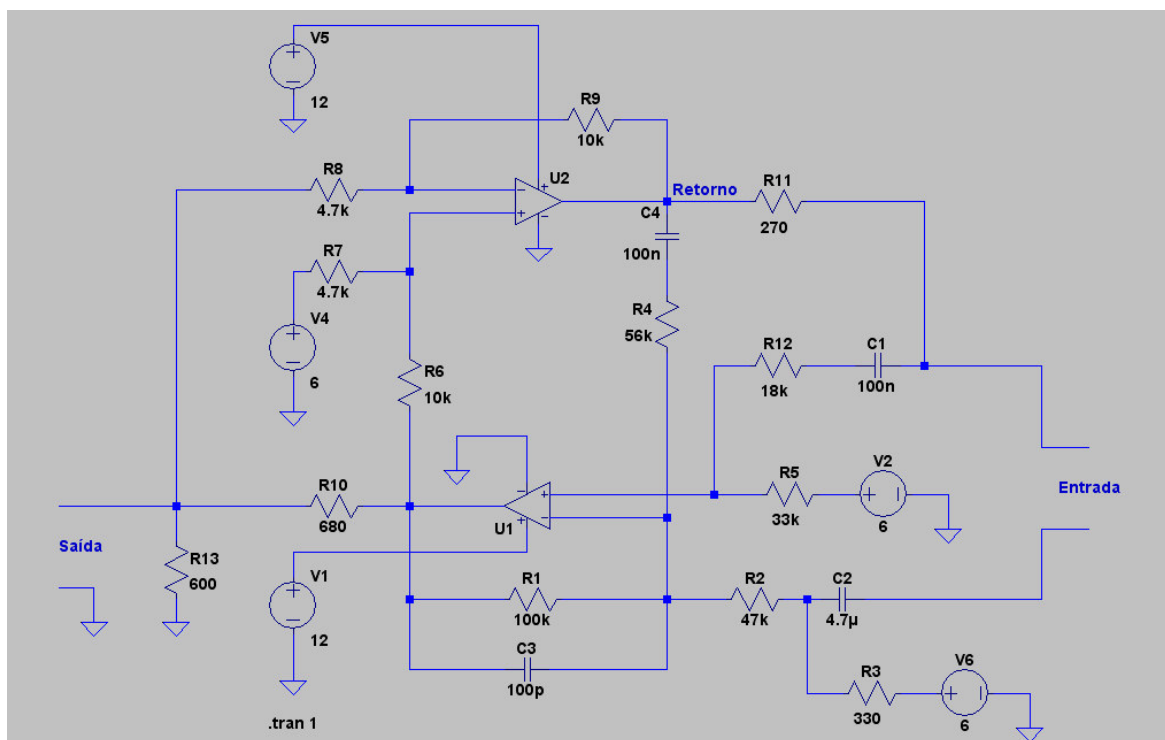


Figura 10: circuito de híbrida.

O circuito integrado LM348N possui alimentação assimétrica, ou seja, o pino quatro é ligado à tensão de +12V e o pino onze é ligado à referência do circuito (GND). Alimentado desta maneira, faz-se necessária a utilização de uma tensão de referência da ordem de +6V aplicada à entrada positiva de cada um dos amplificadores operacionais, caracterizando o sinal de comparação. Esta tensão de referência é obtida por um circuito passivo composto por um resistor (RX), um capacitor eletrolítico (C) e um diodo zenner (D), alimentado pela fonte de tensão com valor de +12V.

É importante ressaltar que o avanço da tecnologia mundial em semicondutores, principalmente na área de encapsulamento de circuitos com funções específicas em um único circuito integrado, permitiu muitas facilidades para projetos eletrônicos na área de telecomunicações, incluindo as aplicações na área de telefonia. No caso de circuitos FXS, atualmente já existe a possibilidade de se utilizar circuitos integrados que realizam todas as funções desta etapa, chamados de “chip sets”. Para funcionamento destes componentes, geralmente é necessário adicionar poucos componentes para polarizar os circuitos internos do “chip set” e os fabricantes, em geral, disponibilizam uma vasta documentação técnica,

incluindo muitas notas de aplicação. Desta maneira, os projetos são simplificados na medida em que diminui a quantidade de componentes necessários para compor o circuito, bem como o tempo de desenvolvimento dos produtos, agilizando o lançamento dos mesmos. O custo final do produto também diminui utilizando-se componentes com funções agregadas.

A utilização destes componentes é verificada basicamente na indústria, onde são desenvolvidos projetos que constituirão produtos a serem manufaturados em grande escala, diminuindo significativamente o custo unitário dos componentes chamados de “chip sets”. Outro fator importante considerado nestes projetos industriais é o fato de que a tecnologia de fabricação dos circuitos integrados evolui rápida e constantemente, principalmente a partir da criação da tecnologia SMT (surface mount technology). Esta tecnologia caracteriza-se pela montagem de componentes na superfície da placa, permitindo um melhor aproveitamento da área física ocupada pelos mesmos e sem que haja manipulação humana direta nos componentes. Isto reduz o tempo de montagem das placas, pois as mesmas são montadas por máquinas automáticas, e também os custos de produção, característica comum a qualquer processo automatizado.

3.6 – Circuitos Auxiliares do Bloco Interface de Terminal

Um dos circuitos auxiliares que compõe o módulo FXS é o circuito responsável pela detecção do monofone fora do gancho. Este circuito, composto por um transistor BF422, um diodo tipo zenner, capacitores e resistores adjacentes, envia ao micro-controlador o sinal elétrico “f_gancho”, através de um resistor ligado ao terminal emissor do transistor, quando o monofone do aparelho telefônico é retirado do gancho. Este ato permite que a corrente elétrica circulando pela linha telefônica polarize a base do transistor BF422, através de um resistor, fornecendo condições para que circule a corrente elétrica necessária do terminal coletor para o terminal emissor do transistor, gerando um

signal de nível lógico alto. Este signal, lido pelo primeiro bit da porta número um (P1.0), informa ao micro-controlador que o monofone foi retirado do gancho. A figura a seguir ilustra o circuito detector de fora do gancho.

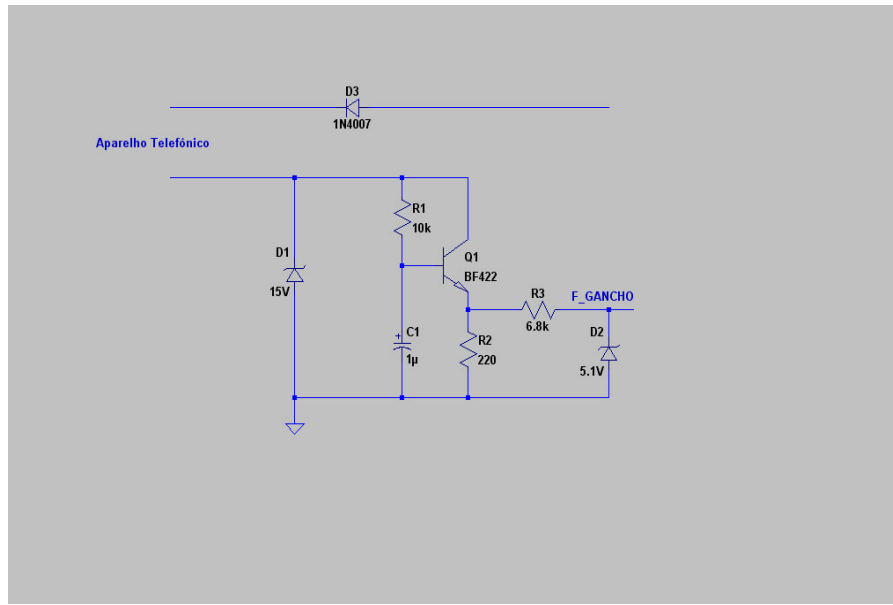


Figura 11: circuito detector de fora do gancho.

A última etapa do circuito FXS a ser descrita é o circuito fonte de ring. Este circuito é muito importante porque o signal de ring que chega via linha telefônica e é detectado pelo circuito integrado opto acoplador da etapa FXO (detecção de ring) não pode ser transferido diretamente para dentro do equipamento, pois danificaria os circuitos integrados, devido ao nível de tensão do signal de ring poder chegar a 90Vrms, em corrente alternada.

O processo de detecção do signal de ring se completa, portanto, com a ação do micro-controlador, que é responsável pelo envio de um signal elétrico com nível lógico alto, denominado “ring”, que polarizará a base do transistor Q3 (BF422). A condução de corrente elétrica por parte deste transistor, por sua vez, polariza a base do transistor Q1 (MPSA92), que transfere o signal de ring com valor de 60VAC (C_RING), elevado por uma tensão de 24V, fornecida pelo transistor Q2 (BC327) e resistores R4, R5 e R6. O diodo

retificador D1 (1N4007) tem a função de garantir a circulação de corrente contínua para alimentar o aparelho telefônico apenas em um sentido. O circuito correspondente é mostrado na figura abaixo.

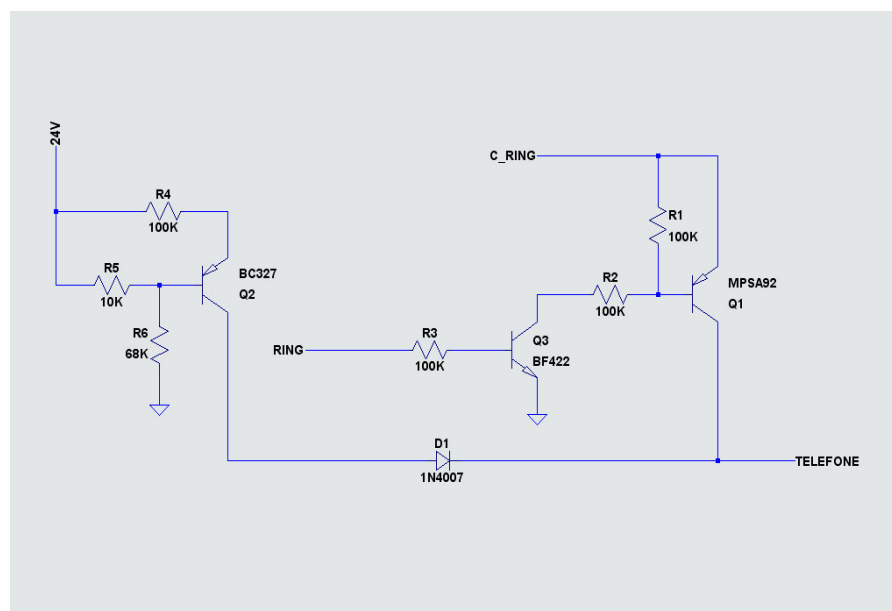


Figura 12: fonte de ring.

3.7 – Circuito Detector do Tom de Discagem

Um dos circuitos auxiliares mais importantes deste projeto é o circuito de detecção do tom de discagem. Ele é composto basicamente por um circuito integrado detector de tons de discagem multi-frequencial (DTMF), denominado MT8870, do fabricante Zarlink. O circuito montado conforme a recomendação técnica fornecida pelo fabricante está ligado à interface de terminal através de acoplamento capacitivo. Este componente recebe o par de frequências correspondente a cada dígito gerado por um teclado de aparelho telefônico padrão, digitaliza estes sinais e disponibiliza na sua saída uma combinação de quatro bits correspondente ao número gerado para a chamada telefônica.

O detector de tons de discagem necessita de um cristal oscilador exclusivo para seu funcionamento com frequência de 3,579545MHz. O sinal correspondente ao tom de discagem entra em um circuito comparador interno do circuito integrado, passando por uma etapa inicial de filtragem, para então ser encaminhado a outras duas etapas de filtragem: o filtro do grupo de frequências altas e o filtro do grupo de frequências baixas. A saída de cada um desses filtros é ligada a um bloco que possui um algoritmo digital interno de detecção e a saída deste é ligada ao bloco de código para conversão, obtendo-se na saída um sinal digital de quatro bits. A figura número doze ilustra o diagrama de blocos do circuito integrado MT8870.

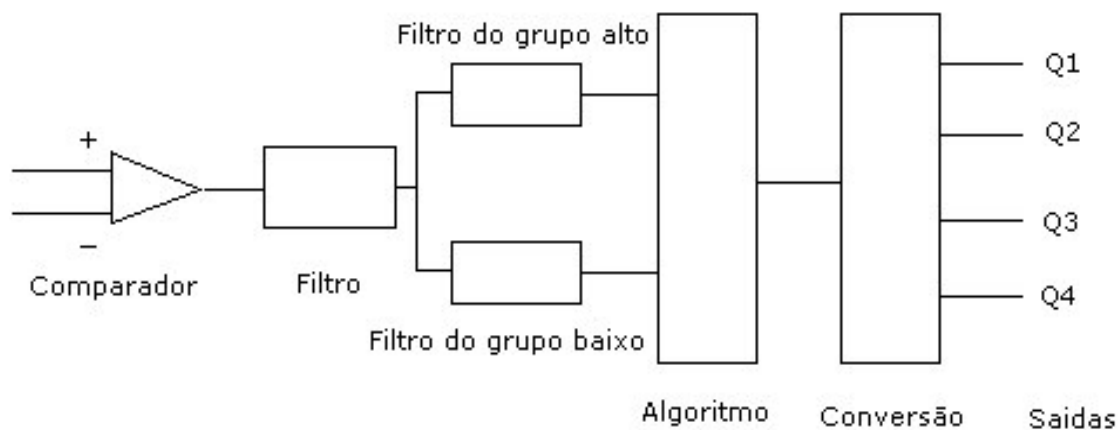


Figura 12: diagrama em blocos do circuito integrado detector DTMF.

A figura a seguir ilustra as interfaces de conexão com a linha telefônica e com o aparelho telefônico. Para a montagem, foram utilizados conectores telefônicos padrão RJ11, possibilitando uma conexão facilitada apenas encaixando os cabos adequados.

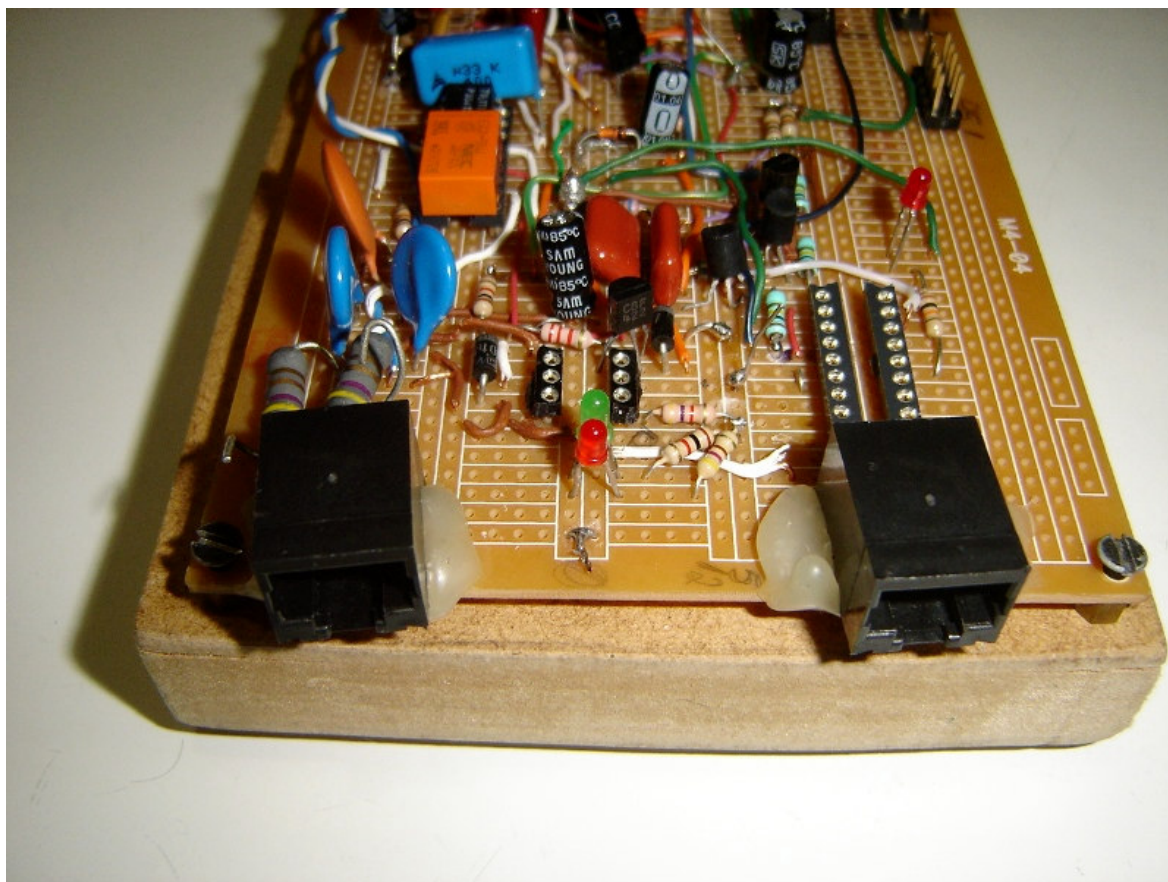


Figura 13: conectores de linha e de terminal.

3.8 – Unidade Central de Processamento

O micro-controlador AT89C52, do fabricante Atmel, é o principal componente do bloco de controle deste projeto, constituindo-se na unidade central de processamento (CPU) do projeto. Este componente faz parte da família 8051 de micro-controladores, cuja arquitetura interna básica é mostrada na figura quatorze.

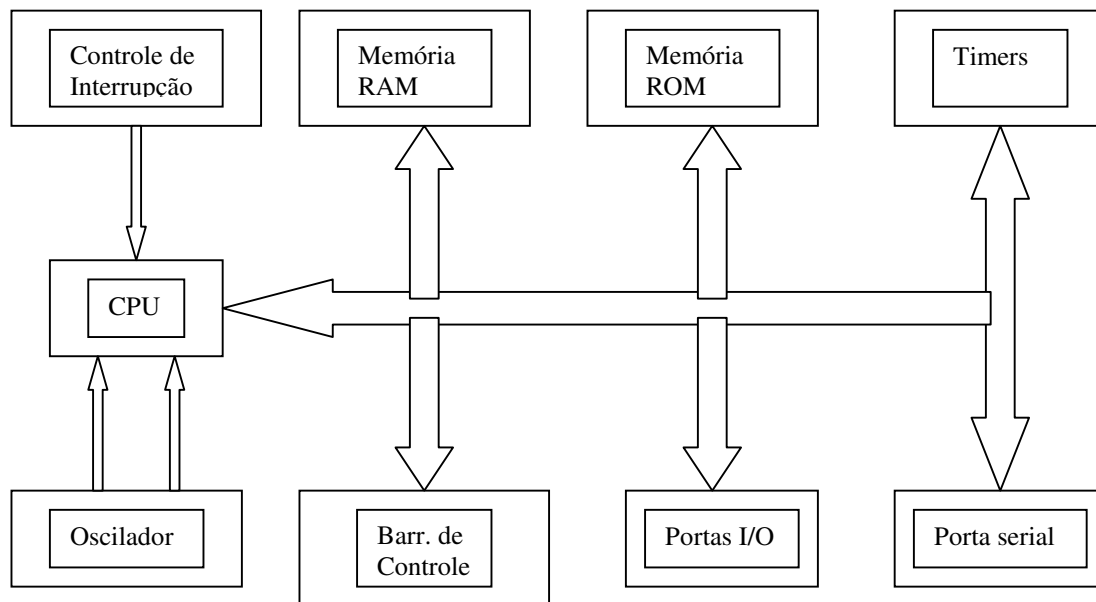


Figura 14: arquitetura interna da família 8051.

Neste projeto, o micro-controlador utilizado foi montado em uma placa de desenvolvimento, que constitui o “Kit de Desenvolvimento 89C52 ULBEE51”, utilizado para o estudo de micro-controladores nas disciplinas do curso de graduação em Engenharia Elétrica da Universidade Luterana do Brasil, sendo identificado na figura número quinze.

A comunicação entre o kit de desenvolvimento e o micro-computador é realizada através da porta de comunicação serial de dados, padrão RS232, sendo que a interface com o usuário deve é possibilitada por um programa emulador de terminal. No caso específico deste projeto, foi utilizado o Hyper Terminal integrante do sistema operacional Windows XP e configurado para transmitir e receber dados pela porta COM1 do micro-computador pessoal. A tela inicial que o “kit” de desenvolvimento disponibiliza para comunicação com o usuário é mostrada na figura dezesseis.

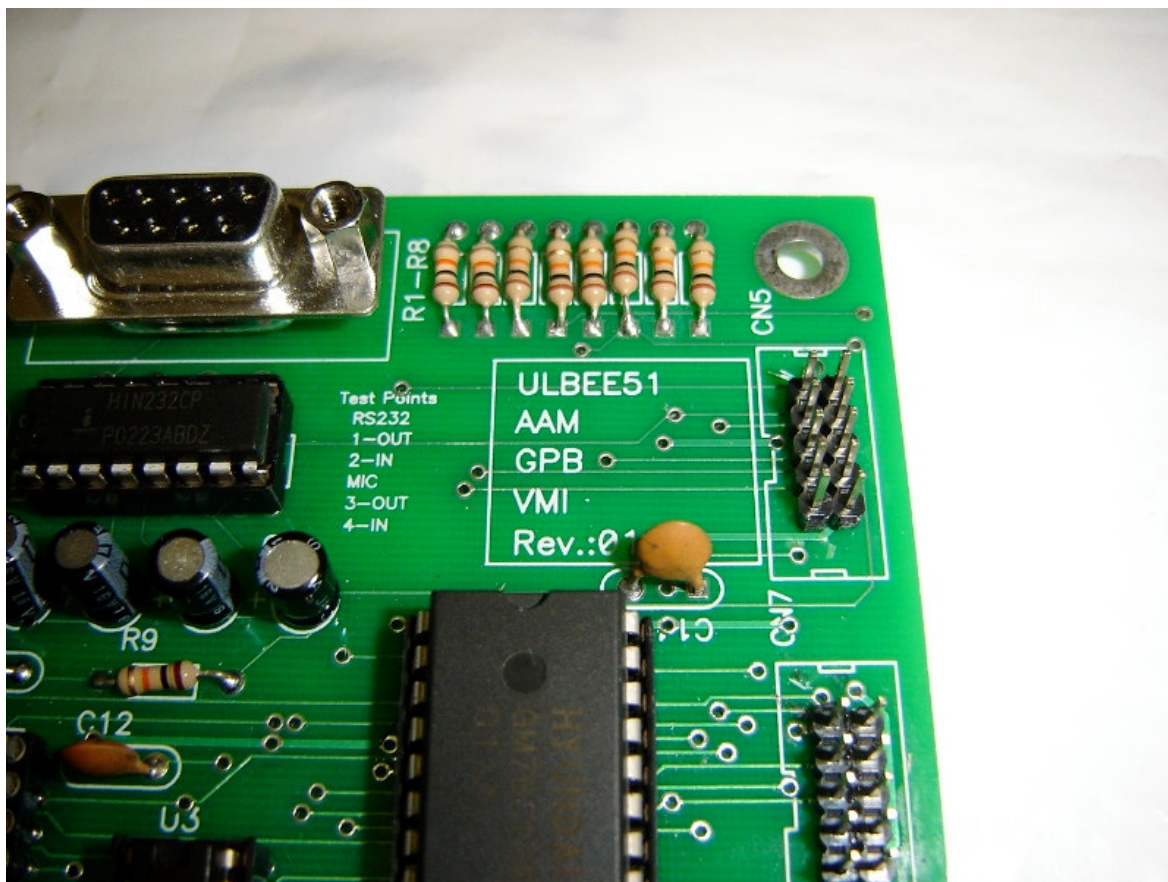


Figura 15: identificação do “kit” de desenvolvimento.

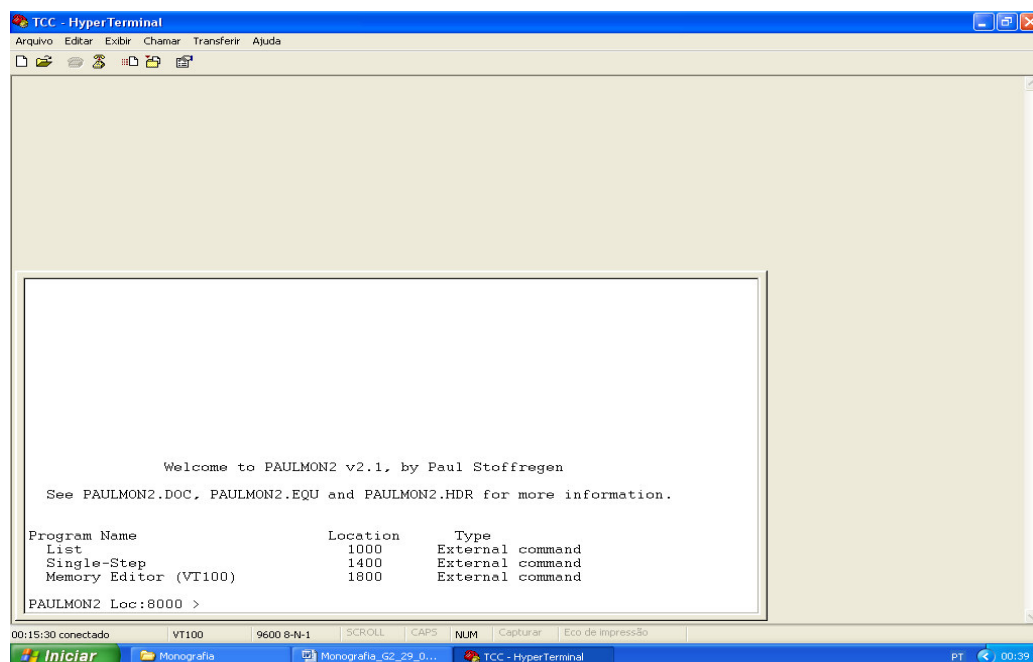


Figura 16: tela inicial do “kit” de desenvolvimento.

A velocidade de operação do micro-controlador é baseada no cristal oscilador cuja frequência é de 11,0592MHz e o desempenho do sistema micro-processado pode ser medido pelo tempo decorrido para a execução de uma instrução. Neste caso, o cristal utilizado resulta em um tempo de aproximadamente 1,085 μ s (micro-segundos) para executar uma instrução, caracterizando um ciclo de máquina.

Também faz parte do bloco de controle o circuito integrado CD4066, que é uma chave digital e tem a função de conectar o circuito interface de linha ao circuito interface de terminal, sob o comando do micro-controlador. Este chaveamento é controlado através de um pino de uma das portas do micro-controlador e, por ser bi-direcional, o circuito integrado CD4066 permite passagem de sinal nos dois sentidos.

O comando gerado para conectar o circuito interface de linha ao circuito interface de terminal é um sinal de escrita e, assim como os outros sinais desta natureza, são endereçados por um barramento e acionados através de um sinal de “strobe” gerado no circuito integrado 74HC373 (latch).

A fase final da implementação do projeto de hardware caracterizou-se pela montagem dos circuitos projetados. Por tratar-se de um equipamento portátil, podendo ser movimentado e transportado facilmente, a opção por montagem em placa padrão do material fenolite mostrou-se mais adequada, frente à opção de montagem em “prot-o-board”. Desta maneira, ficaram minimizadas as possibilidades de mau funcionamento do equipamento devido aos problemas de mau contato elétrico.

A figura número dezessete mostra a montagem final do projeto de hardware analógico, onde também é possível identificar os cabos do tipo “flat”, com dez vias, que permitem a conexão elétrica com o “kit” de desenvolvimento.

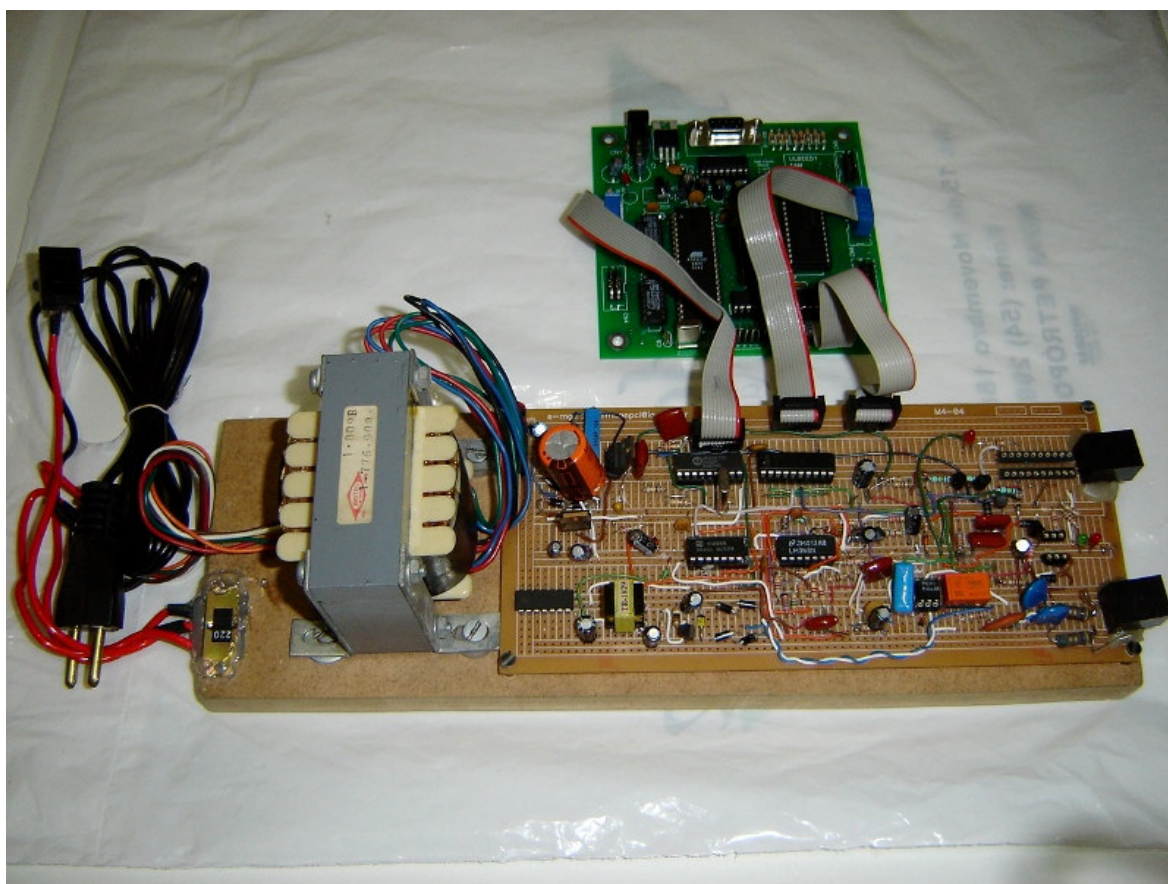


Figura 17: identificação do “kit” de desenvolvimento.

As duas figuras a seguir mostram diagramas de aplicação possíveis de serem executados. A primeira delas, figura número dezoito fornece uma visão geral do ambiente de aplicação deste projeto, ilustrando como são feitas as conexões físicas entre as interfaces do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico”, bem como a maneira como este deverá ser conectado ao ambiente externo. A figura seguinte, de número dezenove, ilustra um diagrama de aplicação utilizado para depuração e testes do projeto com o auxílio de uma central telefônica portátil.

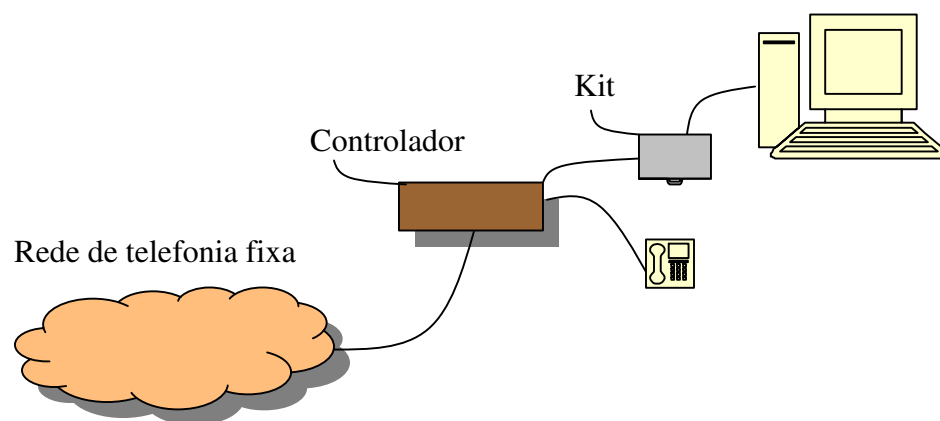


Figura 18: diagrama ilustrativo de aplicação prática.

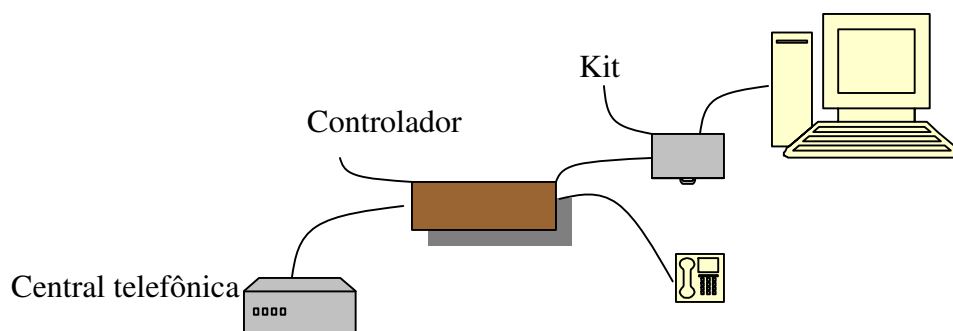


Figura 19: diagrama ilustrativo da aplicação para testes.

4. DESCRIÇÃO DO PROJETO DE “SOFTWARE”

O projeto de “software” do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” foi idealizado a partir das diversas tarefas de monitoração e controle que o micro-controlador deverá executar. Os códigos-fonte foram escritos em linguagem de programação C e o arquivo executável foi gerado com a utilização da ferramenta de compilação SDCC.

A fim de buscar o melhor aproveitamento quanto ao tempo de processamento do micro-controlador, uma máquina de estados principal foi criada para implementar o software que será executado no kit de desenvolvimento. Esta máquina possui três estados distintos, que são: linha, terminal e serial. Cada um destes estados representa uma função a ser chamada durante a execução do laço principal do software. A figura a seguir ilustra esta máquina.

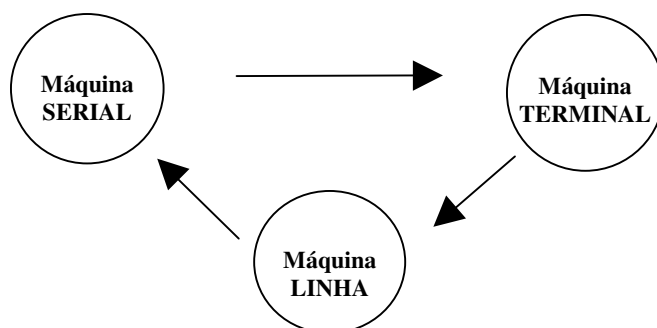


Figura 20: máquina de estados principal.

Cada uma destas máquinas de estado, por sua vez, possui outra máquina de estados funcionando internamente, que atuam conforme os eventos previstos. Desta maneira, o “software” funciona no sistema de “poling”, ou seja, um laço principal está sendo sempre executado e acionando os laços internos que testam as condições e executam os comandos. A “Máquina LINHA”, por exemplo, trata dos eventos relacionados à conexão do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” com a linha telefônica. Já a “Máquina TERMINAL”, é responsável por monitorar e controlar os eventos relacionados ao aparelho telefônico. A “Máquina SERIAL”, por sua vez é responsável pelo envio das informações sobre o número telefônico chamado e o tempo de duração da chamada.

O laço principal do software, que executa a máquina de estados principal, é descrito pelo fluxograma a seguir:

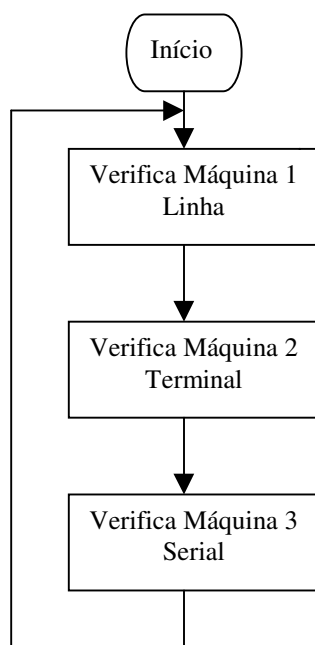


Figura 21: fluxograma da Máquina de Estados Terminal.

4.1 – Máquina de Estado Linha

Na condição de repouso, ou seja, com o monofone do aparelho telefônico no gancho, as monitorações que esta máquina de estado realiza são: chamada recebida (ring) e monofone retirado do gancho.

No estado inicial, esta máquina identifica se uma chamada foi recebida, através da leitura do sinal “ring_in”. Ao perceber nível lógico alto, através da leitura do segundo bit da porta número um (P1.1), o software aciona o estado número dois da máquina de estados e o micro-controlador passa a atuar no circuito de geração do “ring” para o aparelho telefônico. É enviado, então, o sinal “ring” através de um comando de escrita via sinal de “strobe” (stb0 = 0x04), fazendo soar a campainha do aparelho telefônico.

Esta máquina de estados passa, então, para seu estado número três, responsável por identificar se a chamada foi atendida. Quando este evento ocorre, retirando-se o monofone do gancho, é gerado o sinal “f_gancho” em nível lógico alto, que é lido através do primeiro bit da porta um do micro-controlador (P1.0). O software, então, faz com que o micro-controlador gere o sinal “con_linha” através de um comando de escrita (stb0 = 0x01), comutando o relé e conectando a linha telefônica para estabelecer o meio físico de comunicação com o ponto remoto.

O quarto e último estado desta máquina é a parte do “software” que identifica o encerramento da chamada. Quando a chamada é encerrada colocando-se o monofone no gancho, o sinal “f_gancho” é lido em nível baixo e o micro-controlador envia um comando de escrita através do sinal “com_linha”, fazendo com que o relé retorne para a sua posição de repouso, estando apto a receber uma nova chamada. O fluxograma a seguir descreve o funcionamento da Máquina de Estado Linha.

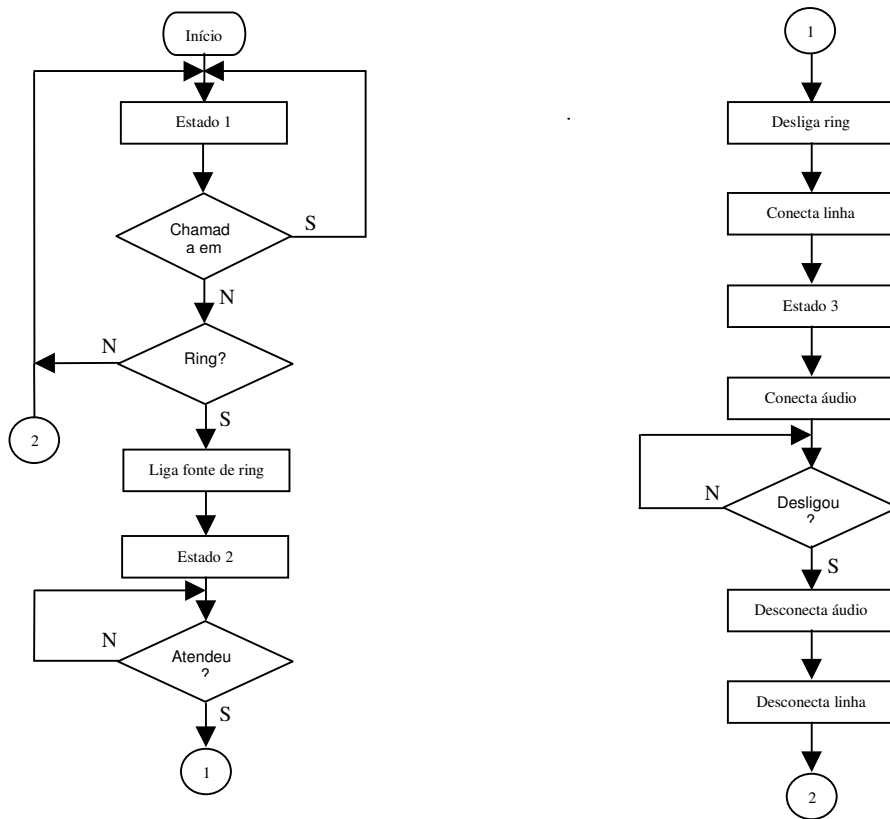


Figura 22: fluxograma da Máquina de Estados Linha.

4.2 – Máquina de Estado Terminal

O estado inicial desta máquina identifica se existe a intenção de realizar uma chamada telefônica. O evento de retirada do monofone do gancho inicializa o processo de realização de uma chamada telefônica, pois o sinal “f_gancho” em nível lógico alto é lido através do primeiro bit da porta um do micro-controlador (P1.0). O software, então, faz com que o micro-controlador gere o sinal “con_linha” através de um comando de escrita (stb0 = 0x01), comutando o relé e conectando a linha telefônica para estabelecer o meio físico de

comunicação com o ponto remoto. Neste momento, o usuário passa a receber o tom de discagem e o “software” passa a executar a função de identificação dos tons de discagem.

O segundo estado desta máquina, identificado como “fora do gancho”, é responsável por fazer a chamada da função de temporização, função esta que é executada até que o monofone seja colocado novamente no gancho, gerando a desconexão da linha. Ao final deste estado, é ativada a máquina serial que disponibilizará as informações para o usuário.

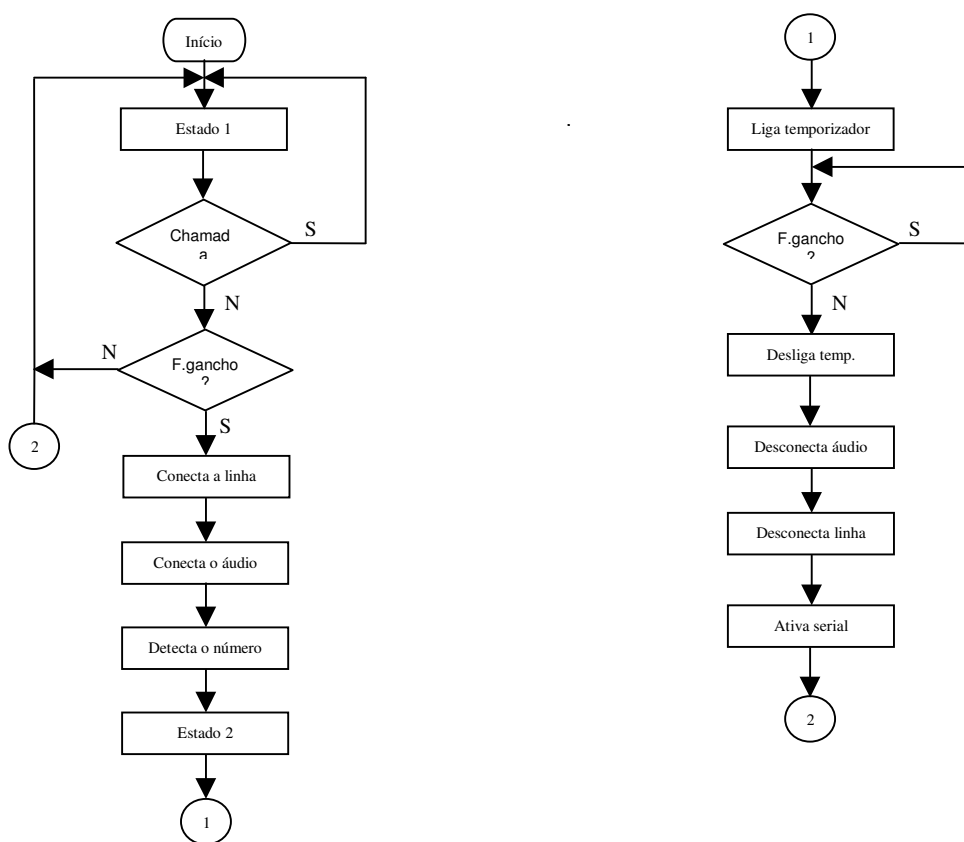


Figura 23: fluxograma da Máquina de Estados Terminal.

A temporização foi implementada utilizando-se o Timer 2 do micro-controlador AT89C52, que pode ser programado para operar tanto no modo “timer”, como no modo “counter”. Neste último, o micro-controlador funciona como um contador de eventos externos e, como o objetivo deste projeto é a temporização em uma determinada condição, o

micro-controlador foi programado no modo Timer, através da escrita do valor zero no “bit” C/T2 do registrador especial T2CON. Outro “bit” importante deste registrador é o EXEN2, que deve ser programado escrevendo-se o valor zero para que o micro-controlador ignore eventos externos no pino T2EX. Também devem ser programados com o valor zero o “bit” CP/RL2, definindo o modo de recarga automática. Esta programação define, portanto, que o Timer 2 do micro-controlador irá operar no modo temporizador com recarga automática.

Outro registrador que deve ser programado para possibilitar o funcionamento do temporizador é o registrador IE, responsável pela configuração das interrupções do micro-controlador. No caso deste projeto, faz-se necessário habilitar a interrupção do Timer 2 escrevendo-se o valor 1 nos “bits” EA e ET2. O primeiro habilita a seleção da(s) interrupção(ões) do micro-controlador que será(ão) utilizada(s), definindo-se pela escrita do valor 1 no “bit” ET2.

Considerando que o cristal oscilador fornece o “clock” para o micro-controlador a uma frequência de 11,0592MHz, um ciclo de máquina é executado em aproximadamente 1μs (micro-segundo). São necessários, portanto, 50.000 ciclos de máquina, multiplicados pelo valor 20, para que o micro-controlador temporeze um segundo ($50.000\mu s \times 20 = 1s$). Considerando que a sinalização dos temporizadores operando com 16 bits, em todos os micro-controladores da família 8051 que têm esta capacidade, ocorre na transição do valor FFFFh (65.535 em decimal) para 0 (zero), o valor a ser carregado nos registradores de contagem deve corresponder à diferença entre o máximo e o valor desejado. Portanto:

$$* 65.535 - 50.000 = 15.535.$$

O valor 15.535 corresponde ao valor 3CAF no sistema de numeração hexadecimal e este é o valor escrito nos registradores utilizados para a contagem inicial e para a recarga. Os registradores que armazenam o valor inicial da contagem são o TH2 e o TL2, sendo que o valor é carregado da seguinte maneira: TH2 = 3Ch e TL2 = AFh. De modo semelhante, os registradores que armazenam o valor para recarga, que são o RCAP2H e o RCAP2L recebem os valores 3Ch e AFh, respectivamente. Completando o sistema de temporização, foram implementados dois contadores de zero a vinte. O primeiro faz a

contagem dos segundos e o outro faz a contagem dos minutos. A cada final de contagem, uma sinalização é gerada, indicando que se passou um segundo ou um minuto, dependendo do contador.

4.3 – Máquina de Estado Serial

A Máquina de Estado Serial tem a função exclusiva de enviar os dados para a tela do terminal, possibilitando a visualização das informações. Esta máquina é composta por quatro estados, descritos a seguir.

O primeiro estado apenas verifica se a máquina serial foi ativada pela Máquina de Estado Terminal e, em caso positivo, passa para seu segundo estado de operação que envia para o terminal a informação correspondente ao número chamado e o estado de operação seguinte envia a informação da temporização. Por fim, o quarto estado de operação apenas desliga a máquina serial via software. O fluxograma da Máquina de Estado Serial é mostrado a seguir:

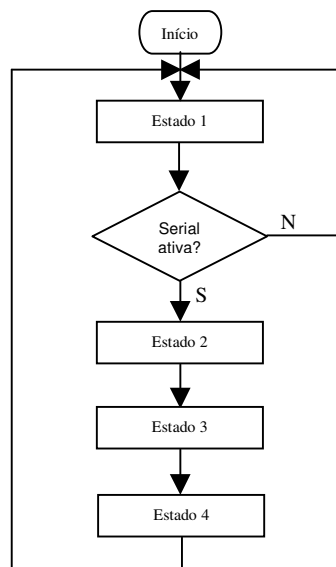


Figura 24: fluxograma da Máquina de Estados Serial.

5. TESTES REALIZADOS E RESULTADOS

Neste capítulo são descritos os métodos utilizados para verificação de funcionamento dos principais circuitos do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial”.

Inicialmente foram verificadas as fontes de tensão com a utilização de um voltímetro digital. As medições realizadas mostraram valores adequados ao funcionamento dos circuitos, dentro do limite de 5% de tolerância. No momento em que foram iniciados os testes para verificação do funcionamento do circuito de híbrida, foi identificado um ruído audível prejudicial à comunicação de voz entre os terminais telefônicos e a utilização de um osciloscópio possibilitou identificar que a origem do problema estava na geração da tensão de referência, de valor igual a 6V. Esta tensão, que é utilizada para elevar o sinal de áudio a um nível DC pré-estabelecido, estava sendo gerada por um divisor resistivo e apresentava oscilação. O problema foi solucionado com a substituição do resistor ligado ao ponto de referência do circuito por um diodo zenner com tensão 6,2V. Desta maneira, foi possível estabilizar a tensão de referência, mantendo o nível DC sem oscilações.

O circuito de híbrida utilizado neste projeto, como mencionado anteriormente, é uma adaptação do circuito de uma central telefônica comercial, previamente ajustado para responder a sinais com frequência na faixa de áudio (300 a 3.400Hz). Antes de montá-lo, foram realizadas algumas simulações de seu funcionamento, utilizando a ferramenta LTspice/Switcher CAD III, do fabricante Linear Technology, com o objetivo de verificar

as respostas deste circuito aos sinais injetados. O sinal injetado foi do tipo senoidal, com amplitude ajustada em 300mV de pico a pico, nas frequências de 300, 1.000 e 3.400Hz. Conforme mostram as figuras 25, 26 e 27, a resposta ao sinal injetado não se altera dentro da faixa de áudio. Outra característica importante deste circuito, verificada na simulação, é que o ponto de retorno (figura 10) apresenta um sinal de amplitude muito baixa, impedindo que a própria fala seja ouvida no terminal local. Nas figuras seguintes observa-se o sinal injetado com pequena amplitude, a resposta no ponto de retorno e a resposta na saída do circuito, com ganho de aproximadamente 16.

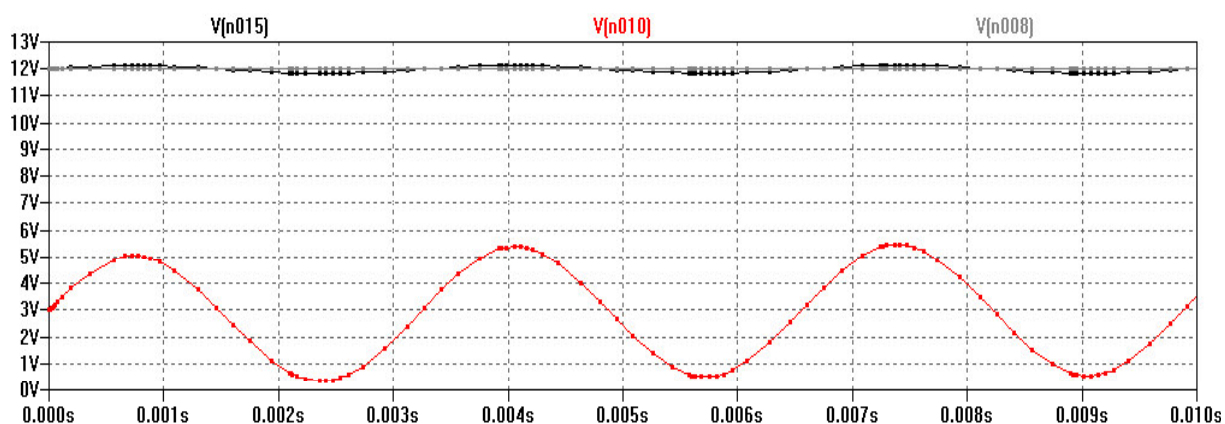


Figura 25: resposta do circuito de híbrida em 300Hz.

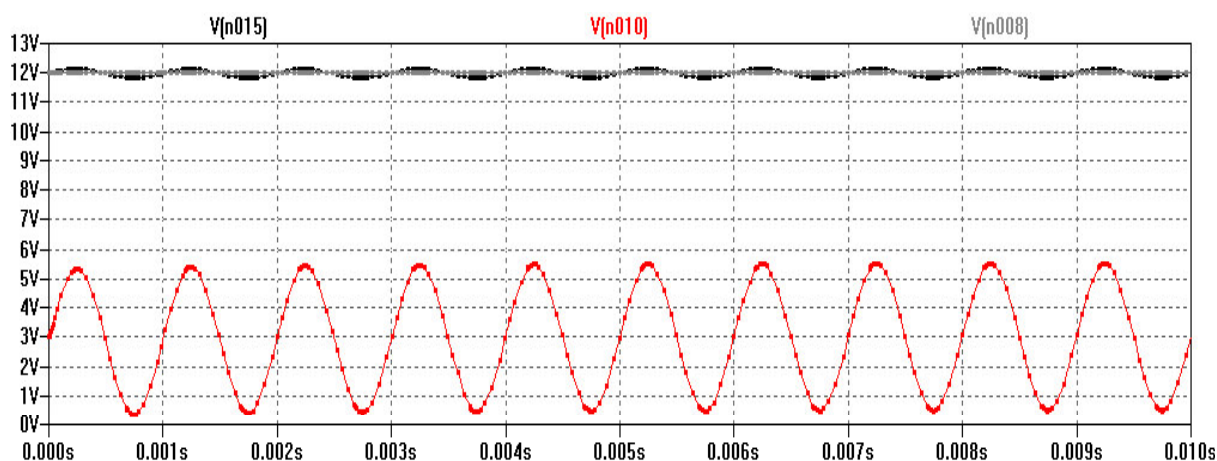


Figura 26: resposta do circuito de híbrida em 1.000Hz.

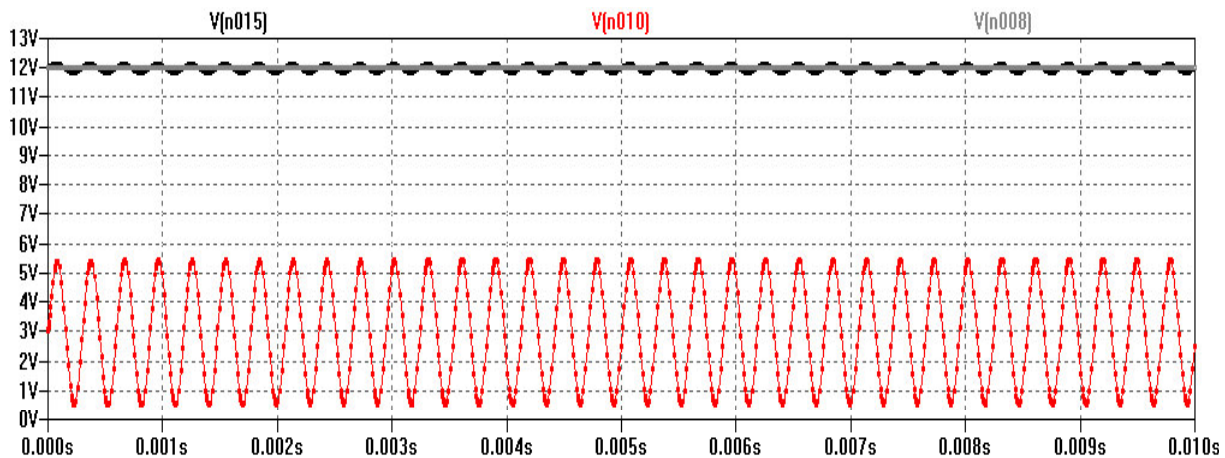


Figura 27: resposta do circuito de híbrida em 3.400Hz.

Os circuitos auxiliares, tanto da interface de terminal quanto da interface de linha, foram testados juntamente com a execução do “software”, pois determinados eventos gerados pelo “hardware” implicam em ações executadas pelo “software”. Para verificar as respostas dos circuitos foi utilizado um osciloscópio que permite a captura das formas de onda, sendo representadas a seguir, juntamente com as descrições dos testes realizados.

O circuito auxiliar que detecta a retirada do monofone do gancho envia ao micro-controlador um sinal em nível alto com valor igual a 5V e o “software” envia um comando de escrita para o circuito responsável pela conexão do dispositivo à linha telefônica. Esta ação permite que circule corrente elétrica pela bobina do relé, fazendo-o comutar e efetivando a conexão com a linha telefônica.

A figura número 28 mostra estes dois sinais (f_gancho e com_linha) cujo tempo de resposta entre a identificação de retirada do monofone do gancho e a efetivação do comando de escrita que chega ao circuito de conexão manteve-se na faixa de 800 a 820 ms (mili-segundos).

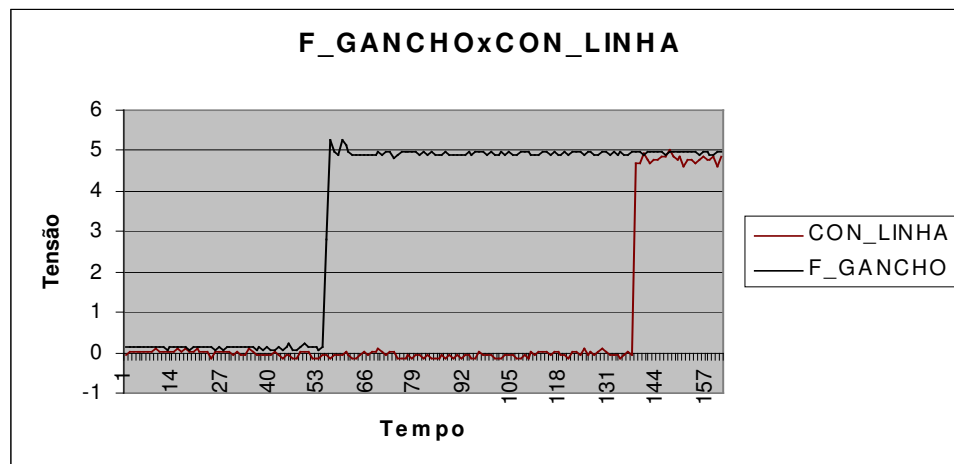


Figura 28: gráfico fora do gancho X conexão da linha.

O comando de escrita “con_linha” é usado para fazer a conexão física da linha telefônica ao dispositivo, ou seja, permite que todo o circuito de tronco seja conectado à central telefônica. A conexão se completa com a interligação do circuito de tronco ao circuito de ramal, que é efetivada pelo comando de escrita “lib_linha”, permitindo a passagem do sinal de áudio do circuito de tronco ao circuito de ramal e vice-versa. O comando “lib_linha” é executado subsequente ao comando “con_linha” e, utilizando o osciloscópio foi possível verificar que o atraso entre o primeiro e o segundo comando fica na ordem de 30ms (mili-segundos), imperceptível ao usuário.

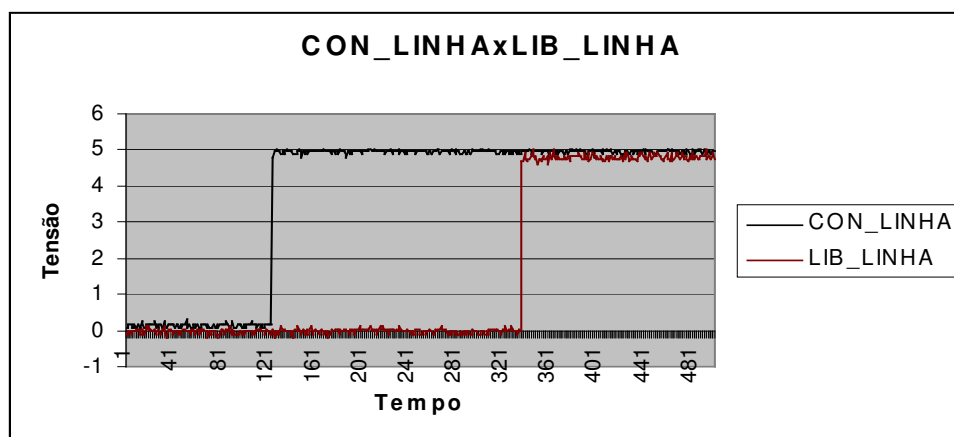


Figura 29: gráfico conexão da linha X liberação da linha.

Também foram realizados testes para verificação do retorno à condição de repouso dos circuitos. A figura número 29 ilustra transição de nível alto para nível baixo do sinal “f_gancho”, indicando que o monofone foi colocado na posição de repouso e a conseqüente desconexão entre os circuitos de ramal e tronco, através da transição para nível baixo do sinal “lib_linha”. O tempo decorrido até que o processo de desconexão se complete foi da ordem de 40ms (mili-segundos).

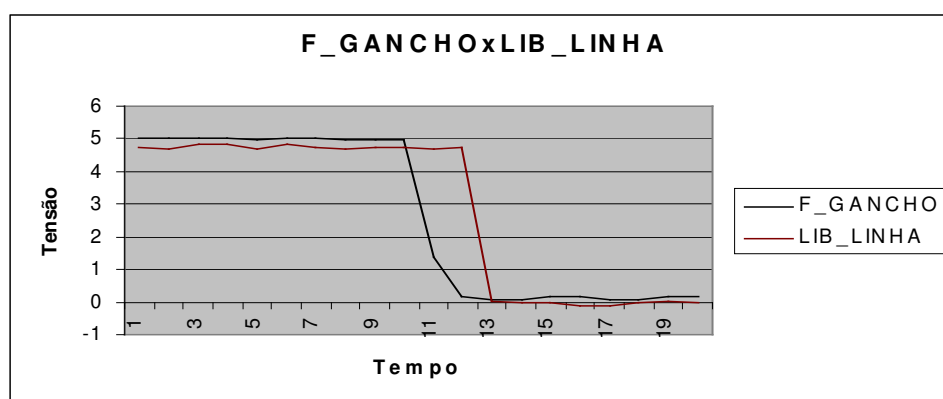


Figura 30: gráfico fora do gancho X liberação da linha.

Para que o “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” volte à condição de repouso é necessário, também, que o circuito de tronco seja desconectado eletricamente da linha telefônica. Esta ação é realizada pelo micro-controlador que envia o valor 0 (zero) através do comando “con_linha”, interrompendo a circulação de corrente elétrica pela bobina do relé e forçando seu retorno à condição de repouso. O gráfico a seguir mostra a transição de nível alto para nível baixo do sinal “lib_linha” e, conseqüentemente, do sinal “com_linha”, após um tempo aproximado de 50ms (mili-segundos).

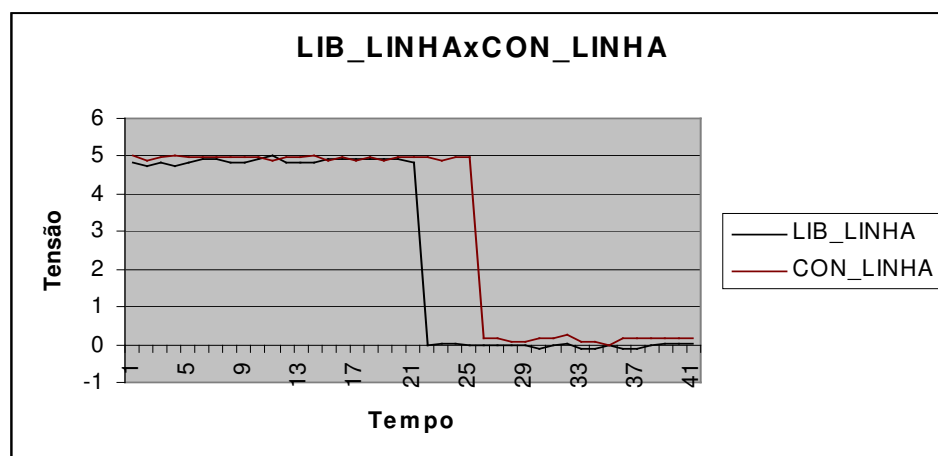


Figura 31: transição dos sinais para desconexão.

O circuito auxiliar para detecção de chamada recebida foi igualmente testado juntamente com o software. O ponto de partida para este teste foi a condição de repouso do dispositivo, onde o circuito de tronco está desconectado da linha telefônica e apenas o circuito auxiliar de detecção do “ring”, através do contato normalmente fechado do relé, permanece ligado à linha telefônica. Desta maneira, quando a central telefônica envia a sinalização de chamada recebida (sinal de “ring”), o circuito integrado opto-acoplador que está conectado em paralelo à linha telefônica é excitado e fornece na sua saída um sinal em corrente contínua com tensão igual a 5V. Este é o sinal denominado “ring_in” e indica ao micro-controlador que uma chamada está sendo recebida.

A partir da detecção do sinal “ring_in”, o “software” faz com que o micro-controlador envie um comando de escrita possibilitando que a fonte de “ring” forneça a tensão alternada para a campainha do telefone. Este comando, denominado “c_ring” é executado pela transição do sinal de nível baixo para nível alto, após decorrido aproximadamente um tempo de 130ms (mili-segundos). A figura a seguir, número 32, mostra o sinal de detecção da chamada sendo recebida e a conseqüente ativação do sinal para a liberação da fonte de “ring”.

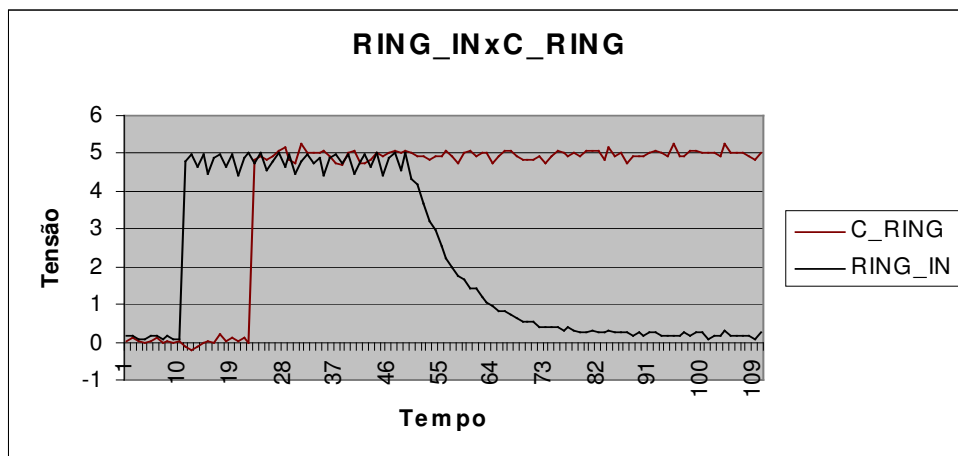


Figura 32: sinalização de chamada recebida X ativação do ring.

6 CONSIDERAÇÕES FINAIS

6.1 – Comentários Adicionais

Ao longo da última década o Brasil teve a oportunidade de experimentar uma significativa expansão no sistema de telefonia fixa, iniciada com o fim do Sistema Telebrás e a conseqüente entrada de capital estrangeiro para explorar este mercado. Possuir uma linha telefônica na residência deixou de ser artigo de luxo, mas acabou tornando-se motivo de preocupação para muitas pessoas que não recebiam um serviço de qualidade. Surgiram muitas desconfianças por parte dos usuários para com as operadoras, relativas à qualidade do serviço prestado, inclusive quanto à cobrança pela utilização do terminal telefônico. Somando-se a esta nova realidade, o cenário econômico do país força cada vez mais o controle das despesas domésticas. Foi neste contexto que o projeto do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” foi idealizado.

6.2 – Conclusões

A execução do projeto de “hardware” representou um grande desafio porque foi feita totalmente com componentes discretos, envolvidos em circuitos que trabalham com variados tipos de sinais elétricos. Em uma mesma placa, existem circuitos que trabalham com tensão alternada da ordem de 60V (sessenta volts), tensão contínua da ordem de 48V (quarenta e oito volts) e pequenos sinais da ordem de 5V (cinco volts). A montagem destes

circuitos foi feita em placa de circuito impresso padrão, onde os componentes foram dispostos de maneira a interferir o mínimo possível nos circuitos adjacentes, respeitando recomendações para projetos de placas de circuito impresso. Mesmo levando em consideração estes cuidados, alguns circuitos apresentaram instabilidade em seu funcionamento. Um deles foi o circuito para geração da tensão de referência com valor de 6V, cuja solução adotada foi a alteração do projeto original, substituindo um resistor por um diodo zenner. Outro circuito que apresentou-se instável foi o detector de tom de discagem multi-frequencial. A instabilidade manifestou-se através de falhas na detecção do número discado, sem mostrar qualquer padrão de apresentação. Ou seja, as falhas na detecção ocorreram esporadicamente e independentes do número discado. A substituição do aparelho telefônico utilizado nos testes não acrescentou melhorias neste aspecto e, considerando que estas falhas também ocorrem por parte da central telefônica utilizada nos testes, que é um produto comercial, concluo que a solução para este problema passa por uma melhoria do projeto, adotando uma solução mais moderna, somada a um projeto de placa de circuito impresso.

Através de pesquisa realizada na busca de novas soluções, identifiquei vários componentes do fabricante CML Microcircuits, especificamente da linha CMX. São circuitos integrados que, além de identificar o tom de discagem multi-frequencial, apresentam outras funções. Dentre elas, destaco a geração do tom multifrequencial, a identificação do tom de tarifação em 12 ou 16kHz e a possibilidade de utilização em comunicação de dados, pois estes componentes geram e respondem a tons padronizados utilizados neste tipo de comunicação. Por serem fabricados com tecnologia atualizada, a utilização destes componentes requer um projeto de placa de circuito impresso que permita a montagem de componentes em superfície, tornando-se inviável a montagem manual.

Identifico, também, a viabilidade de expandir a aplicação do “Dispositivo Para Controle e Interfaceamento de Terminal Telefônico Residencial” com a possibilidade de adicionar terminais telefônicos. Para isto, são necessárias pequenas alterações, tanto no “hardware” como no “software”, criando o conceito de ramais telefônicos dentro de uma residência, sem a necessidade de adquirir uma central telefônica convencional.

A evolução da tecnologia eletrônica já disponibilizou diversos dispositivos que podem substituir alguns circuitos deste projeto. Já existem, por exemplo, circuitos integrados que possibilitam o interfaceamento com a linha telefônica e com o terminal telefônico, eliminando inclusive o circuito de híbrida, pois este já está dentro do “chip”. Também é possível encontrar módulos geradores do sinal de “ring” que ocupam pequena área de placa, possibilitando a construção de um produto final de pequeno porte. Para a continuidade deste projeto, portanto, a atividade de pesquisa torna-se muito importante devido ao número de soluções disponibilizadas pelos fabricantes de componentes eletrônicos.

É importante salientar, também, que este projeto oferece a possibilidade de melhorias importantes em relação à interface com o usuário. Pode ser implementada no sistema a opção de bloqueio na realização das chamadas, o desbloqueio por senha de acesso, além da adição de um display para visualização das informações de controle e de outras facilidades que o projeto de hardware comporte.

Mesmo existindo uma gama variada de facilidades e melhorias que podem fazer parte da continuidade deste projeto, foi motivo de grande satisfação a sua realização e despertou uma grande motivação para atuação em pesquisa nesta área da Engenharia Elétrica.

REFERÊNCIAS BIBLIOGRÁFICAS

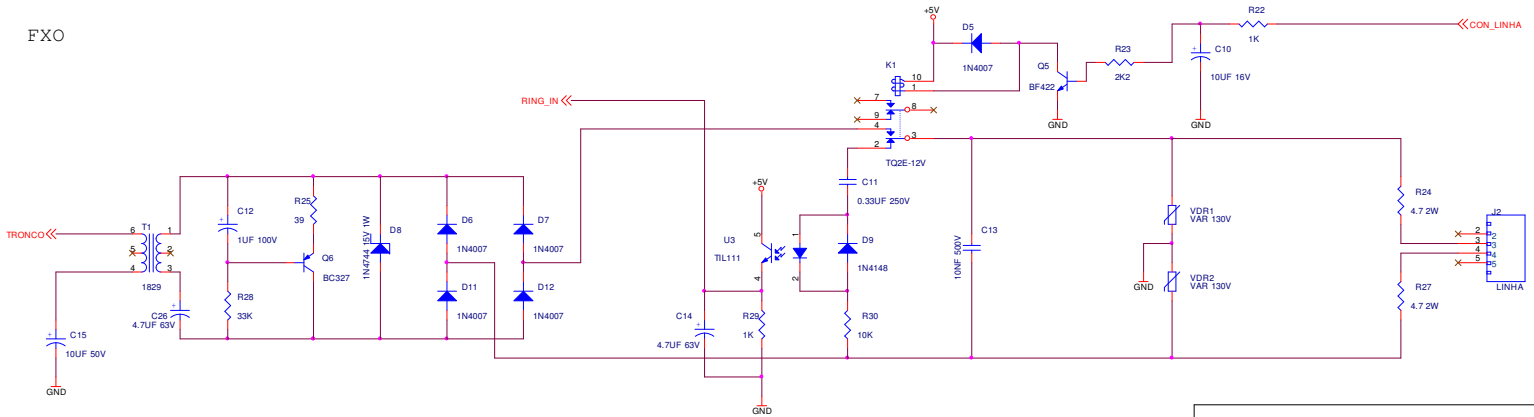
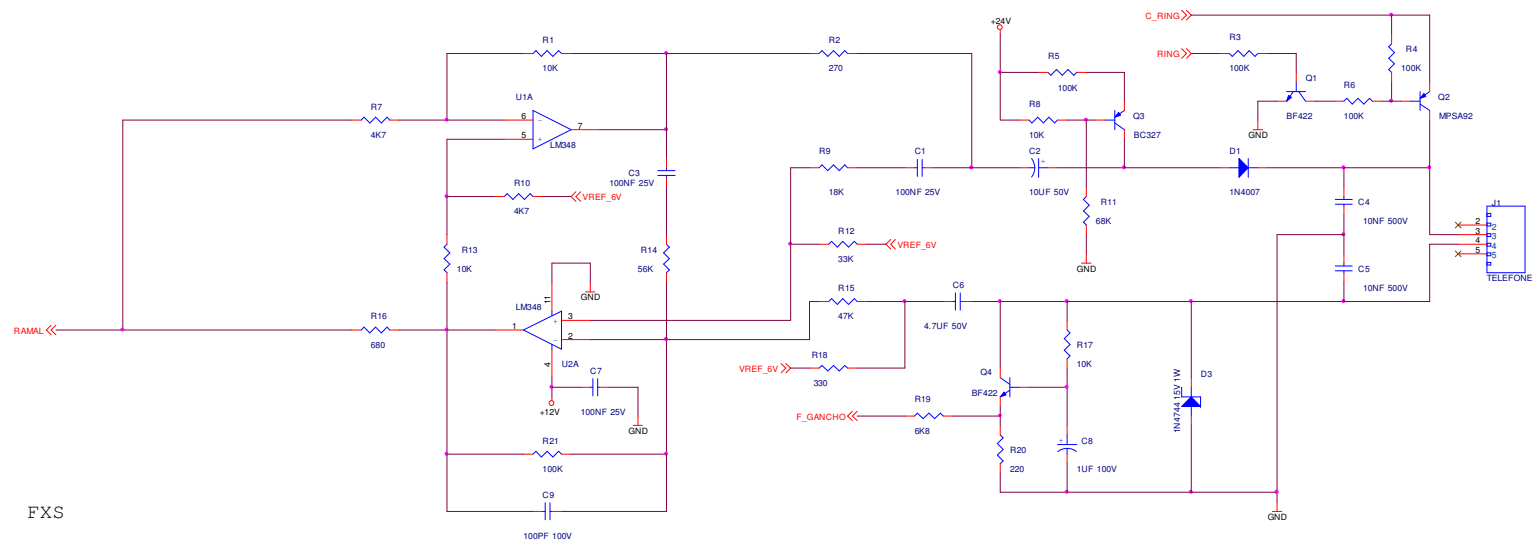
- 01 BOYLESTAD, Robert e NASHELSKY, Louis. **Dispositivos eletrônicos e teoria de circuitos**. Rio de Janeiro: Prentice Hall, 1998.
- 02 SEDRA, Adel S.e SMITH, Kenneth C. **Microeletrônica**. São Paulo: Makron, 2000.
- 03 STOUT, David F. **Handbook of operational amplifier circuit design**. McGraw-Hill.
- 04 LANDER, Cyril W. **Eletrônica industrial: teoria e aplicações**. São Paulo: McGraw-Hill, 1988.
- 05 SCHILDT, Herbert. **C completo e total**. São Paulo: Makron Books, 1996.
- 06 SILVA JUNIOR, Vidal Pereira da. **Aplicações Práticas do Microcontrolador 8051**. São Paulo: Editora Érica, 1994.
- 07 FURASTÉ, Pedro Augusto. **Normas Técnicas para o Trabalho Científico**. Porto Alegre: Dactilo-Plus, 1998.

08 SANTOS, João Carlos Verneti dos. **Introdução à Teoria de Redes - Volume 1.**
Canoas: Editora da ULBRA, 2003.

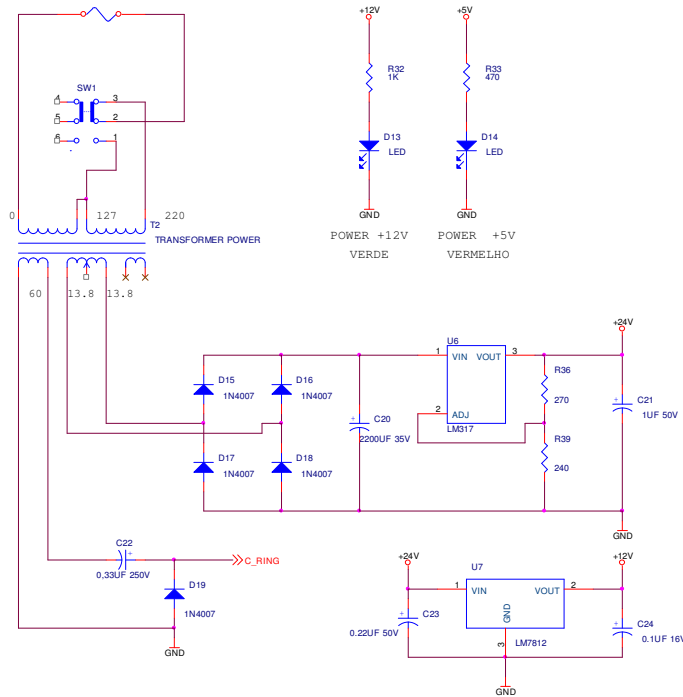
09 Prática Telebrás N° 220-600-705. **Especificações Gerais Para Centrais Privadas de Comutação Telefônica CPTC Tipo PABX CPA.**
Emissão 03/12/1987.

ANEXOS

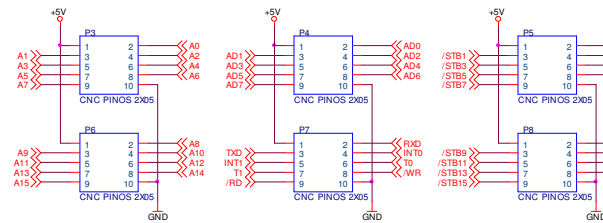
ANEXO A – DIAGRAMA ESQUEMÁTICO DO PROJETO



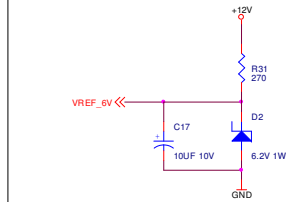
TRABALHO DE CONCLUSÃO DE CURSO EM ENGENHARIA ELETRICA			
Deison Valerio Vetromilla			
Título			
CIRCUITO ANALOGICO			
Size	Document Number	Rev	
		0	
Date:	Thursday, November 24, 2005	Sheet	1 of 2



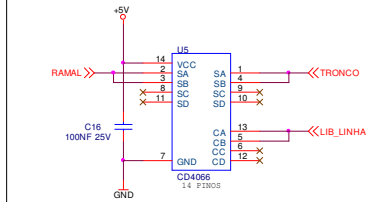
FONTES



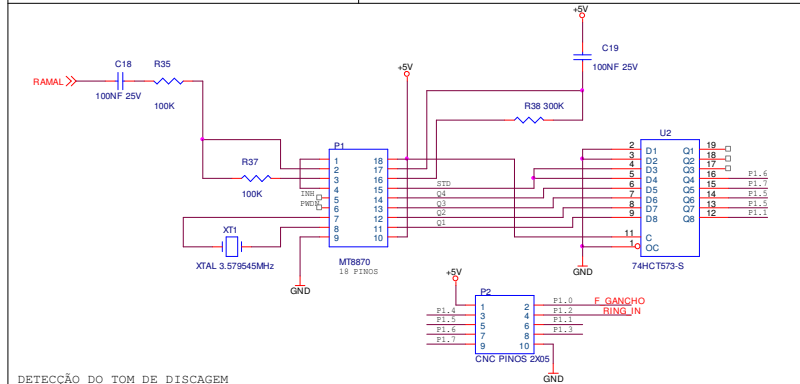
COMUNICAÇÃO COM MICROCONTROLADOR



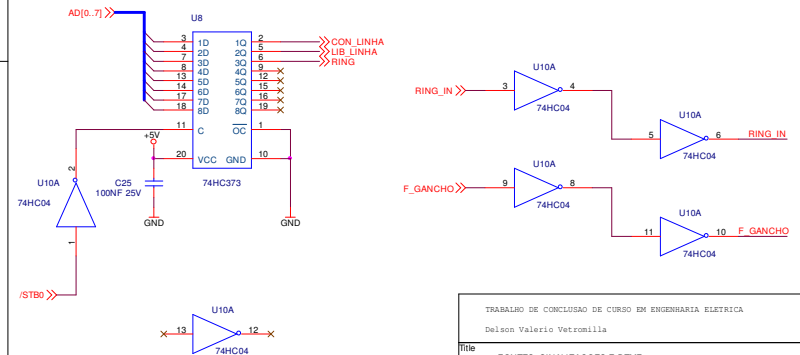
FONTE DE REFERÊNCIA



CHAVE DIGITAL



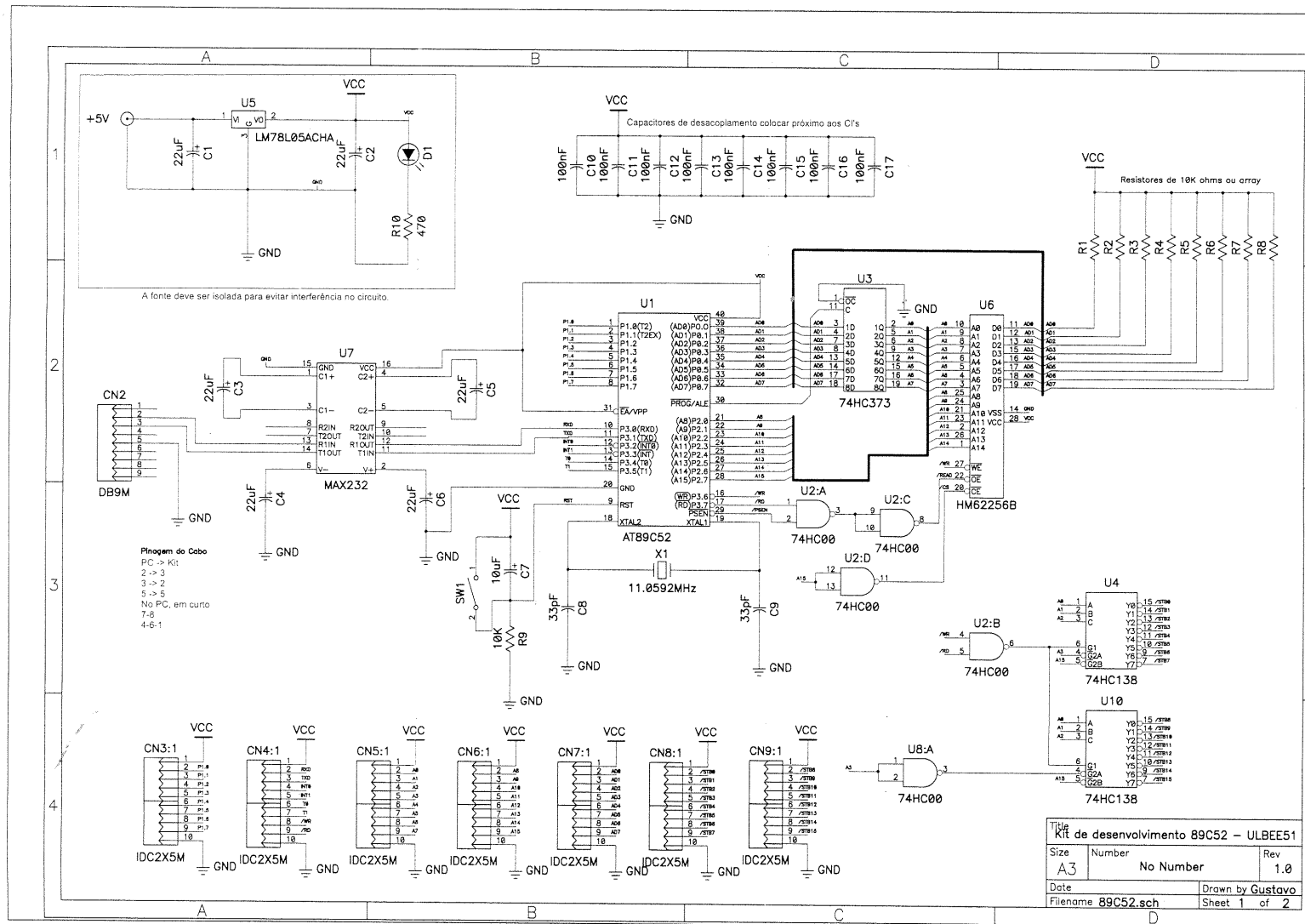
DETECÇÃO DO TOM DE DISCAGEM



LATCH

TRABALHO DE CONCLUSÃO DE CURSO EM ENGENHARIA ELETRICA		
Delson Valerio Vetromilla		
Título		
FONTES, SINALIZACOES E DTMF		
Size	Document Number	Rev 0
Date:	Thursday, November 24, 2005	Sheet 2 of 2

ANEXO B – DIAGRAMA ESQUEMÁTICO DA PLACA DE DESENVOLVIMENTO

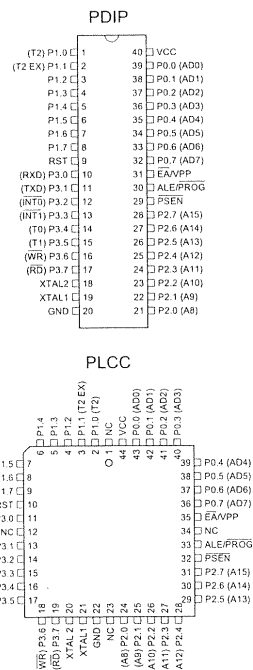


ANEXO C – INFORMAÇÕES TÉCNICAS DO MICRO-CONTROLADOR

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

PQFP/TQFP	
	44 □ P1-4
	45 □ P1-2
	46 □ P1-1 (T2) EX
	47 □ P1-3 (T2)
	48 □ NC
	49 □ NC
	50 □ P0-3 (A03)
	51 □ P0-1 (A01)
	52 □ P0-2 (A02)
	53 □ P0-3 (A03)
P15 □ 1	33 □ P0-4 (A04)
P16 □ 2	32 □ P0-5 (A05)
P17 □ 3	31 □ P0-6 (A06)
RST L 4	30 □ P0-7 (A07)
(RXD) P30 □ 5	29 □ EA/VPP
NC □ 6	28 □ NC
(TXD) P31 □ 7	27 □ ALF/PROG
(INTX) P32 □ 8	26 □ PSEN
(INT) P33 □ 9	25 □ P2-7 (A15)
(T0) P34 □ 10	24 □ P2-6 (A14)
IT1) P35 □ 11	23 □ P2-5 (A13)
VPP □ 12	
(RST) P36 □ 13	
XTAL □ 14	
XTAL □ 15	
GN □ 16	
GN □ 17	
(A0) P38 □ 18	
(A1) P39 □ 19	
(A2) P40 □ 20	
(A3) P41 □ 21	
(A4) P42 □ 22	
(A5) P43 □ 23	



8-bit Microcontroller with 8K Bytes Flash

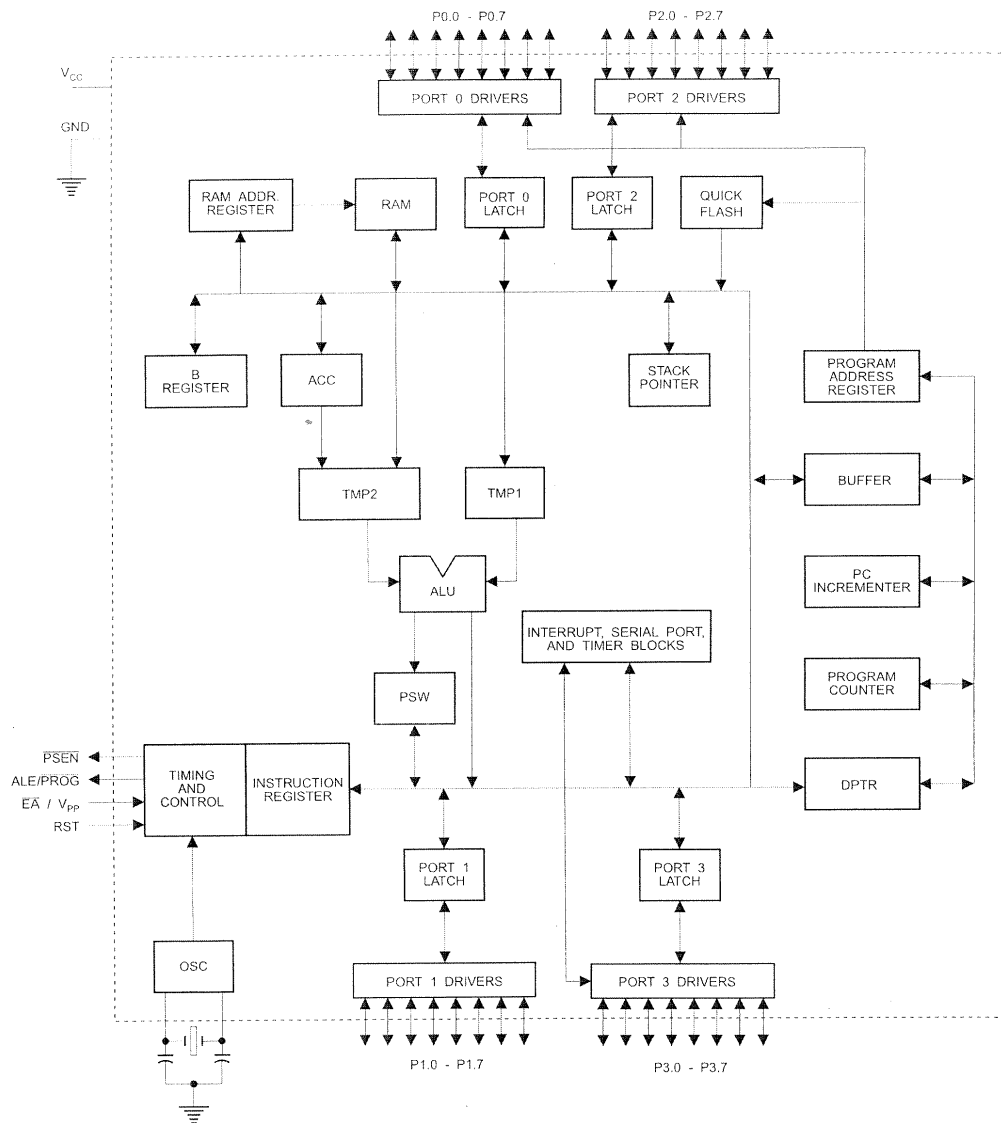
AT89C52

**Not Recommended
for New Designs.
Use AT89S52.**





Block Diagram



**ANEXO D – INFORMAÇÕES TÉCNICAS DO CIRCUITO INTEGRADO
DETECTOR DE DTMF**



ISO²-CMOS **MT8870D/MT8870D-1** Integrated DTMF Receiver

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

Ordering Information

MT8870DE/DE-1 18 Pin Plastic DIP
MT8870DS/DS-1 18 Pin SOIC
MT8870DN/DN-1 20 Pin SSOP
-40 °C to +85 °C

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

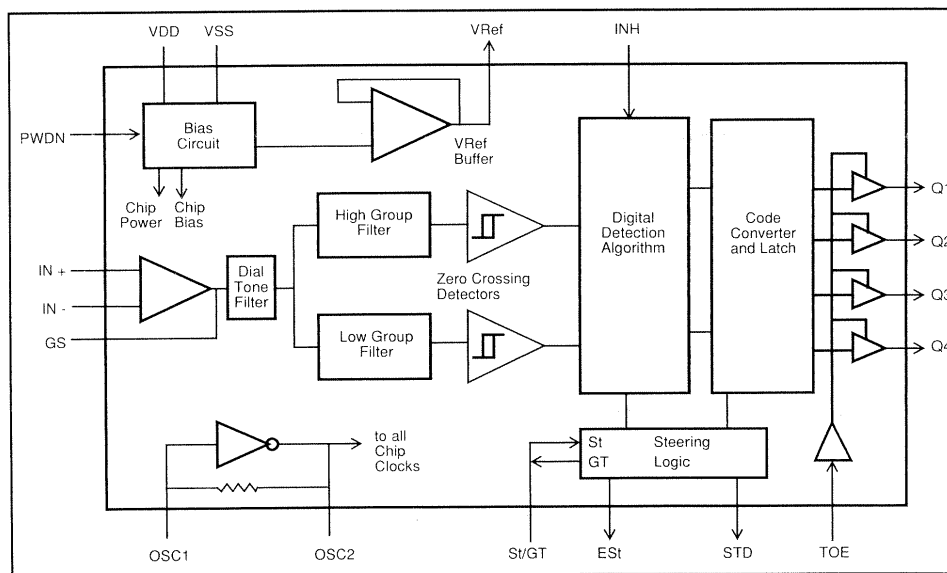


Figure 1 - Functional Block Diagram

MT8870D/MT8870D-1 ISO²-CMOS

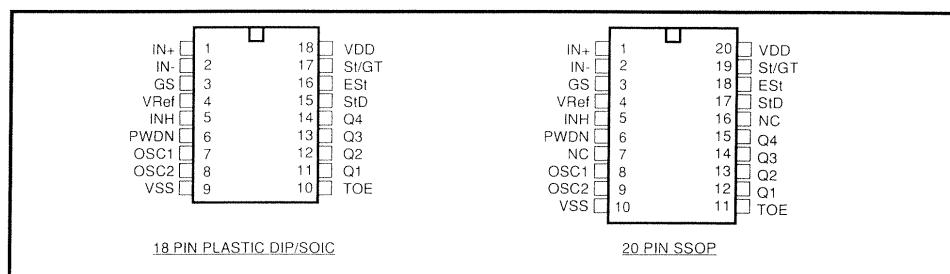


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	IN+	Non-Inverting Op-Amp (Input).
2	IN-	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	OSC1	Clock (Input).
8	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	V _{SS}	Ground (Input). 0V typical.
10	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSI} .
16	ESt	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSI} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSI} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	V _{DD}	Positive power supply (Input). +5V typical.
7, 16	NC	No Connection.

ANEXO E – INFORMAÇÕES TÉCNICAS DA MEMÓRIA RAM

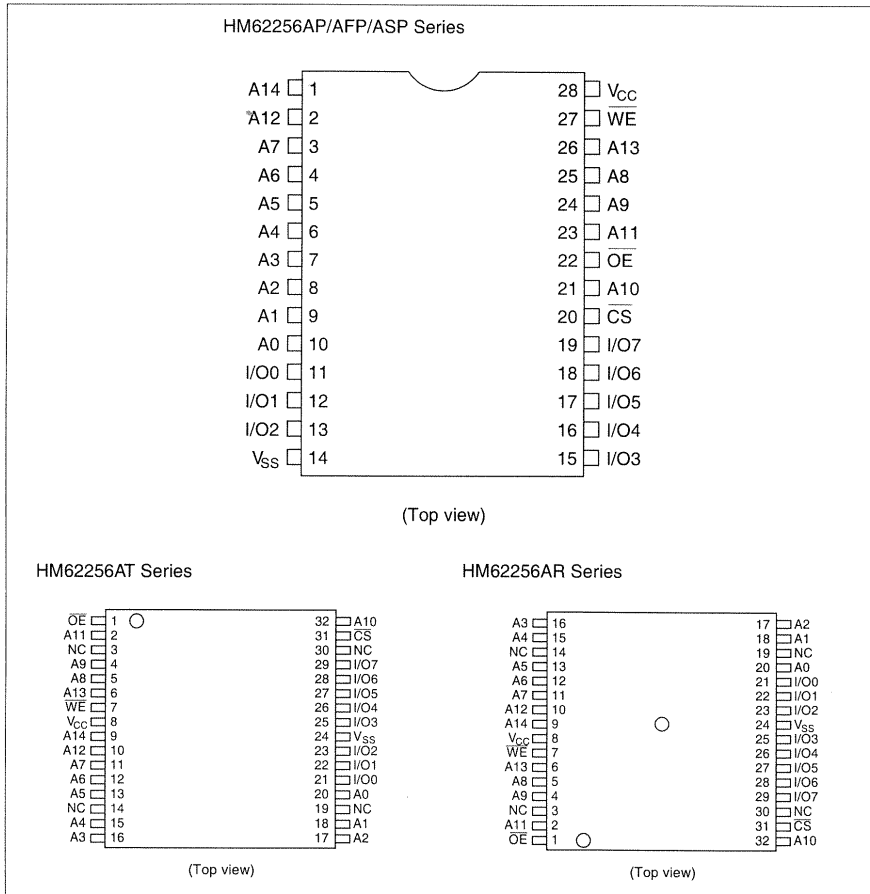
HM62256A Series

HM62256A Series

TSOP Series

Type No.	Access time	Package	Type No.	Access time	Package
HM62256ALT-8	85 ns	8 mm × 14 mm	HM62256ALR-8	85 ns	8 mm × 14 mm
HM62256ALT-10	100 ns	32-pin TSOP	HM62256ALR-10	100 ns	32-pin TSOP
HM62256ALT-12	120 ns	(normal type)	HM62256ALR-12	120 ns	(reverse type)
HM62256ALT-15	150 ns	(TFP-32DA)	HM62256ALR-15	150 ns	(TFP-32DAR)
HM62256ALT-8SL	85 ns		HM62256ALR-8SL	85 ns	
HM62256ALT-10SL	100 ns		HM62256ALR-10SL	100 ns	
HM62256ALT-12SL	120 ns		HM62256ALR-12SL	120 ns	
HM62256ALT-15SL	150 ns		HM62256ALR-15SL	150 ns	

Pin Arrangement



HM62256A Series

Symbol	Function	Symbol	Function
A0 – A14	Address	\overline{OE}	Output enable
I/O0 – I/O7	Input/output	NC	No connection
\overline{CS}	Chip select	V _{CC}	Power supply
\overline{WE}	Write enable	V _{SS}	Ground

The diagram illustrates a 512x512 static CMOS memory system. The Memory Matrix (512x512) is connected to a Row Decoder and a Column Decoder. The Row Decoder is driven by address lines A6 through A12, with A6 and A7 inverted. The Column Decoder is driven by address lines A0 through A14, with A0 and A1 inverted. The memory matrix output is connected to an Input Data Control block, which is also driven by I/O0 and I/O7 (I/O0 inverted). The Input Data Control block is connected to the Column Decoder. A Timing Pulse Generator provides CS, WE, and OE signals to the memory matrix and the Input Data Control block. Power supply connections V_{CC} and V_{SS} are shown at the top right.

ANEXO F – INFORMAÇÕES TÉCNICAS DOS REGULADORES DE TENSÃO

LM117/LM317A/LM317

3-Terminal Adjustable Regulator

General Description

The LM117 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 1.5A over a 1.2V to 37V output range. They are exceptionally easy to use and require only two external resistors to set the output voltage. Further, both line and load regulation are better than standard fixed regulators. Also, the LM117 is packaged in standard transistor packages which are easily mounted and handled.

In addition to higher performance than fixed regulators, the LM117 series offers full overload protection available only in IC's. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve very high ripple rejection ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators, the LM117 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential volt-

age, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded, i.e., avoid short-circuiting the output.

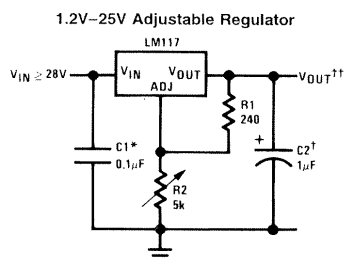
Also, it makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjustment pin and output, the LM117 can be used as a precision current regulator. Supplies with electronic shutdown can be achieved by clamping the adjustment terminal to ground which programs the output to 1.2V where most loads draw little current.

For applications requiring greater output current, see LM150 series (3A) and LM138 series (5A) data sheets. For the negative complement, see LM137 series data sheet.

Features

- Guaranteed 1% output voltage tolerance (LM317A)
- Guaranteed max. 0.01%/V line regulation (LM317A)
- Guaranteed max. 0.3% load regulation (LM117)
- Guaranteed 1.5A output current
- Adjustable output down to 1.2V
- Current limit constant with temperature
- P* Product Enhancement tested
- 80 dB ripple rejection
- Output is short-circuit protected

Typical Applications



Full output current not available at high input-output voltages

*Needed if device is more than 6 inches from filter capacitors.

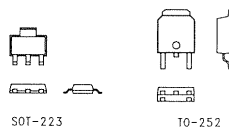
†Optional—improves transient response. Output capacitors in the range of 1µF to 1000µF of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

$$\dagger\dagger V_{OUT} = 1.25V \left(1 + \frac{R2}{R1} \right) + I_{ADJ}(R2)$$

LM117 Series Packages

Part Number Suffix	Package	Design Load Current
K	TO-3	1.5A
H	TO-39	0.5A
T	TO-220	1.5A
E	LCC	0.5A
S	TO-263	1.5A
EMP	SOT-223	1A
MDT	TO-252	0.5A

SOT-223 vs. D-Pak (TO-252) Packages



Scale 1:1

KA78XX/KA78XXA

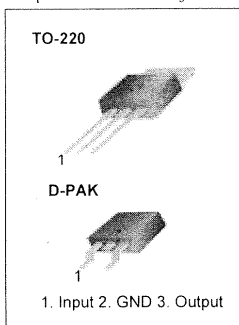
3-Terminal 1A Positive Voltage Regulator

Features

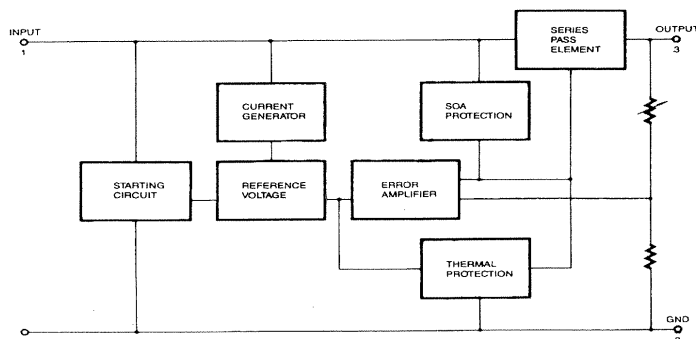
- Output Current up to 1A
- Output Voltages of 5, 6, 8, 9, 10, 12, 15, 18, 24V
- Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Protection

Description

The KA78XX/KA78XXA series of three-terminal positive regulator are available in the TO-220/D-PAK package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut down and safe operating area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.



Internal Block Diagram



Rev. 1.0.0

ANEXO G – INFORMAÇÕES TÉCNICAS DA CHAVE DIGITAL

CD4066BM/CD4066BC Quad Bilateral Switch

General Description

The CD4066BM/CD4066BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4016BM/CD4016BC, but has a much lower "ON" resistance, and "ON" resistance is relatively constant over the input-signal range.

Features

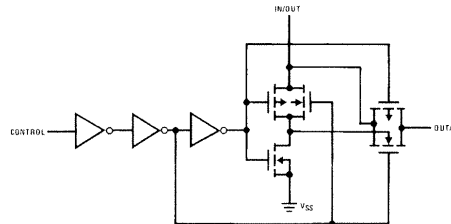
- Wide supply voltage range 3V to 15V
- High noise immunity 0.45 V_{DD} (typ.)
- Wide range of digital and analog switching $\pm 7.5 V_{PEAK}$
- "ON" resistance for 15V operation 80 Ω
- Matched "ON" resistance $\Delta R_{ON} = 5\Omega$ (typ.) over 15V signal input
- "ON" resistance flat over peak-to-peak signal range
- High "ON"/"OFF" 65 dB (typ.) output voltage ratio @ $f_{is} = 10$ kHz, $R_L = 10$ k Ω
- High degree linearity 0.1% distortion (typ.)
- High degree linearity @ $f_{is} = 1$ kHz, $V_{is} = 5V_{P-P}$
- High degree linearity $V_{DD} - V_{SS} = 10V$, $R_L = 10$ k Ω

- Extremely low "OFF" switch leakage 0.1 nA (typ.) @ $V_{DD} - V_{SS} = 10V$, $T_A = 25^\circ C$
- Extremely high control input impedance $10^{12}\Omega$ (typ.)
- Low crosstalk -50 dB (typ.) between switches @ $f_{is} = 0.9$ MHz, $R_L = 1$ k Ω
- Frequency response, switch "ON" 40 MHz (typ.)

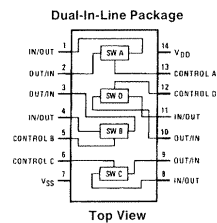
Applications

- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
 - Modulator/Demodulator
 - Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal-gain

Schematic and Connection Diagrams



Order Number CD4066B



TL/F/5665-1

ANEXO H – INFORMAÇÕES TÉCNICAS DO AMPLIFICADOR OPERACIONAL QUÁDRUPLO

LM148/LM248/LM348 Quad 741 Op Amps

General Description

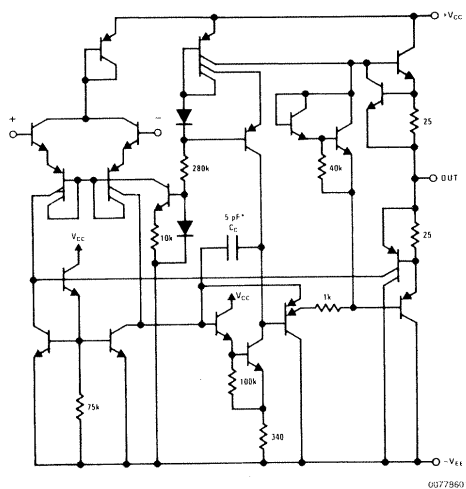
The LM148 series is a true quad 741. It consists of four independent, high gain, internally compensated, low power operational amplifiers which have been designed to provide functional characteristics identical to those of the familiar 741 operational amplifier. In addition the total supply current for all four amplifiers is comparable to the supply current of a single 741 type op amp. Other features include input offset currents and input bias current which are much less than those of a standard 741. Also, excellent isolation between amplifiers has been achieved by independently biasing each amplifier and using layout techniques which minimize thermal coupling.

The LM148 can be used anywhere multiple 741 or 1558 type amplifiers are being used and in applications where amplifier matching or high packing density is required. For lower power refer to LF444.

Features

- 741 op amp operating characteristics
- Class AB output stage—no crossover distortion
- Pin compatible with the LM124
- Overload protection for inputs and outputs
- Low supply current drain: 0.6 mA/Amplifier
- Low input offset voltage: 1 mV
- Low input offset current: 4 nA
- Low input bias current: 30 nA
- High degree of isolation between amplifiers: 120 dB
- Gain bandwidth product
- LM148 (unity gain): 1.0 MHz

Schematic Diagram



* 1 pF in the LM149

Absolute Maximum Ratings (Note 4)

Distributors for availability and specifications.

If Military/Aerospace specified devices are required,
please contact the National Semiconductor Sales Office/

	LM148	LM248	LM348
Supply Voltage	±22V	±18V	±18V
Differential Input Voltage	±44V	±36V	±36V
Output Short Circuit Duration (Note 1)	Continuous	Continuous	Continuous
Power Dissipation (P_d at 25°C) and Thermal Resistance (θ_{JA}), (Note 2)			
Molded DIP (N) P_d	—	—	750 mW
θ_{JA}	—	—	100°C/W
Cavity DIP (J) P_d	1100 mW	800 mW	700 mW
θ_{JA}	110°C/W	110°C/W	110°C/W
Maximum Junction Temperature (T_{JMAX})	150°C	110°C	100°C
Operating Temperature Range	-55°C ≤ T_A ≤ +125°C	-25°C ≤ T_A ≤ +85°C	0°C ≤ T_A ≤ +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.) Ceramic	300°C	300°C	300°C
Lead Temperature (Soldering, 10 sec.) Plastic			260°C
Soldering Information			
Dual-In-Line Package *			
Soldering (10 seconds)	260°C	260°C	260°C
Small Outline Package			
Vapor Phase (60 seconds)	215°C	215°C	215°C
Infrared (15 seconds)	220°C	220°C	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.			
ESD tolerance (Note 5)	500V	500V	500V

Electrical Characteristics

(Note 3)

Parameter	Conditions	LM148			LM248			LM348			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$, $R_S \leq 10\text{ k}\Omega$		1.0	5.0		1.0	6.0		1.0	6.0	mV
Input Offset Current	$T_A = 25^\circ\text{C}$		4	25		4	50		4	50	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		30	100		30	200		30	200	nA
Input Resistance	$T_A = 25^\circ\text{C}$	0.8	2.5		0.8	2.5		0.8	2.5		MΩ
Supply Current All Amplifiers	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$		2.4	3.6		2.4	4.5		2.4	4.5	mA
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$, $V_S = \pm 15\text{V}$ $V_{OUT} = \pm 10\text{V}$, $R_L \geq 2\text{ k}\Omega$	50	160		25	160		25	160		V/mV
Amplifier to Amplifier Coupling	$T_A = 25^\circ\text{C}$, $f = 1\text{ Hz to } 20\text{ kHz}$ (Input Referred) See Crosstalk Test Circuit		-120			-120			-120		dB
Small Signal Bandwidth	$T_A = 25^\circ\text{C}$, LM148 Series		1.0			1.0			1.0		MHz
Phase Margin	$T_A = 25^\circ\text{C}$, LM148 Series ($A_V = 1$)		60			60			60		degrees
Slew Rate	$T_A = 25^\circ\text{C}$, LM148 Series ($A_V = 1$)		0.5			0.5			0.5		V/μs
Output Short Circuit Current	$T_A = 25^\circ\text{C}$		25			25			25		mA
Input Offset Voltage	$R_S \leq 10\text{ k}\Omega$			6.0			7.5			7.5	mV
Input Offset Current				75			125			100	nA

ANEXO I – INFORMAÇÕES TÉCNICAS DO OPTO-ACOPLADOR

GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLERS

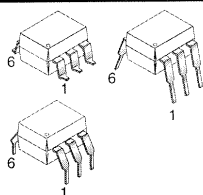
TIL111

TIL111-M

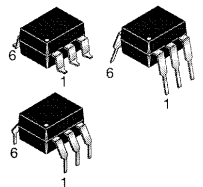
TIL117-M

MOC8100-M

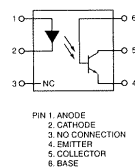
WHITE PACKAGE (-M SUFFIX)



BLACK PACKAGE (NO -M SUFFIX)



SCHEMATIC



DESCRIPTION

The MOC8100, TIL111 and TIL117 optocouplers consist of a gallium arsenide infrared emitting diode driving a silicon phototransistor in a 6-pin dual in-line package.

FEATURES

- The TIL111 is also available in both black and white packages by specifying -M suffix, e.g. TIL111-M for the white package and no suffix for the black package.
- UL recognized (File # E90700)
- VDE recognized (File # 94766); (File #102497 for white package)
 - Add option V for white package (e.g., TIL111V-M)
 - Add option 300 for black package (e.g., TIL111.300)

APPLICATIONS

- Power supply regulators
- Digital logic inputs
- Microprocessor inputs
- Appliance sensor systems
- Industrial controls

ANEXO J – INFORMAÇÕES TÉCNICAS DO RELÉ

BACK

NEC Miniature Signal Relays

NEXT
NEC

NECUA2/UB2 SERIES: MINIATURE SIGNAL RELAYS

- Surge voltage: 2500V between coil and contact (Complies with Bellcore EN60950)
- Breakdown voltage between open contacts: 1000VAC (Complies with FCC Part 68)
- Contact form: DPDT
- Max. switching current: 1A



For quantities of 500 and up, call for quote.

MOUSER STOCK NO.	NEC Part No.	Fig.	Pin Config.	Nominal Voltage (VDC)	Coil Resistance (Ω) ±10%	Nominal Power	Price Each			
							1	25	50	100
Non-Latching Type										
551-UA2-3NJ	UA2-3NJ	A	1	3	64.3	140mW	3.36	3.00	2.58	2.40
551-UA2-4.5NJ	UA2-4.5NJ	A	1	4.5	145	140mW	3.36	3.00	2.58	2.40
551-UA2-5NJ	UA2-5NJ	A	1	5	178	140mW	3.36	3.00	2.58	2.40
551-UA2-12NJ	UA2-12NJ	A	1	12	1028	140mW	3.36	3.00	2.58	2.40
551-UA2-24NJ	UA2-24NJ	A	1	24	2880	200mW	3.92	3.50	3.01	2.80
Single Coil Latch Type										
551-UA2-3SNJ	UA2-3SNJ	A	2	3	90	100mW	3.92	3.50	3.01	2.80
551-UA2-4.5SNJ	UA2-4.5SNJ	A	2	4.5	202.5	100mW	3.92	3.50	3.01	2.80
551-UA2-5SNJ	UA2-5SNJ	A	2	5	250	100mW	3.92	3.50	3.01	2.80
551-UA2-12SNJ	UA2-12SNJ	A	2	12	1440	100mW	3.92	3.50	3.01	2.80
551-UA2-24SNJ	UA2-24SNJ	A	2	24	2880	120mW	4.48	4.00	3.44	3.20
Non-Latching Surface Mount Type										
551-UB2-3NU	UB2-3NU	B	1	3	64.3	140mW	3.36	3.00	2.58	2.40
551-UB2-4.5NU	UB2-4.5NU	B	1	4.5	145	140mW	3.36	3.00	2.58	2.40
551-UB2-5NU	UB2-5NU	B	1	5	178	140mW	3.36	3.00	2.58	2.40
551-UB2-12NU	UB2-12NU	B	1	12	1028	140mW	3.36	3.00	2.58	2.40
551-UB2-24NU	UB2-24NU	B	1	24	2880	200mW	3.92	3.50	3.01	2.80
Single Coil Latch Surface Mount Type										
551-UB2-3SNU	UB2-3SNU	B	1	3	90	100mW	3.92	3.50	3.01	2.80
551-UB2-4.5SNU	UB2-4.5SNU	B	1	4.5	202.5	100mW	3.92	3.50	3.01	2.80
551-UB2-5SNU	UB2-5SNU	B	1	5	250	100mW	3.92	3.50	3.01	2.80
551-UB2-12SNU	UB2-12SNU	B	1	12	1440	100mW	3.92	3.50	3.01	2.80
551-UB2-24SNU	UB2-24SNU	B	1	24	4800	120mW	4.48	4.00	3.44	3.20

NEC UC2/UD2 SERIES: MINIATURE SIGNAL RELAYS

- Surge voltage: 2500V between coil and contact (Complies with Bellcore EN60950)
- Breakdown voltage between open contacts: 1000VAC (Complies with FCC Part 68)
- Contact form: DPDT
- Max. switching current: 1A



For quantities of 500 and up, call for quote.

MOUSER STOCK NO.	NEC Part No.	Fig.	Pin Config.	Nominal Voltage (VDC)	Coil Resistance (Ω) ±10%	Nominal Power	Price Each			
							1	25	50	100
Non-Latching Type										
551-UC2-3NJ	UC2-3NJ	C	1	3	64.3	140mW	3.36	3.00	2.58	2.40
551-UC2-4.5NJ	UC2-4.5NJ	C	1	4.5	145	140mW	3.36	3.00	2.58	2.40
551-UC2-5NJ	UC2-5NJ	C	1	5	178	140mW	3.36	3.00	2.58	2.40
551-UC2-12NJ	UC2-12NJ	C	1	12	1028	140mW	3.36	3.00	2.58	2.40
551-UC2-24NJ	UC2-24NJ	C	1	24	2880	200mW	3.92	3.50	3.01	2.80
Single Coil Latch Type										
551-UC2-3SNJ	UC2-3SNJ	C	2	3	90	100mW	3.92	3.50	3.01	2.80
551-UC2-4.5SNJ	UC2-4.5SNJ	C	2	4.5	202.5	100mW	3.92	3.50	3.01	2.80
551-UC2-5SNJ	UC2-5SNJ	C	2	5	250	100mW	3.92	3.50	3.01	2.80
551-UC2-12SNJ	UC2-12SNJ	C	2	12	1440	100mW	3.92	3.50	3.01	2.80
551-UC2-24SNJ	UC2-24SNJ	C	2	24	2880	120mW	4.48	4.00	3.44	3.20
Non-Latching Surface Mount Type										
551-UD2-3NU	UD2-3NU	D	1	3	64.3	140mW	3.36	3.00	2.58	2.40
551-UD2-4.5NU	UD2-4.5NU	D	1	4.5	145	140mW	3.36	3.00	2.58	2.40
551-UD2-5NU	UD2-5NU	D	1	5	178	140mW	3.36	3.00	2.58	2.40
551-UD2-12NU	UD2-12NU	D	1	12	1028	140mW	3.36	3.00	2.58	2.40
551-UD2-24NU	UD2-24NU	D	1	24	2880	200mW	3.92	3.50	3.01	2.80
Single Coil Latch Surface Mount Type										
551-UD2-3SNU	UD2-3SNU	D	2	3	90	100mW	3.92	3.50	3.01	2.80
551-UD2-4.5SNU	UD2-4.5SNU	D	2	4.5	202.5	100mW	3.92	3.50	3.01	2.80
551-UD2-5SNU	UD2-5SNU	D	2	5	250	100mW	3.92	3.50	3.01	2.80
551-UD2-12SNU	UD2-12SNU	D	2	12	1440	100mW	3.92	3.50	3.01	2.80
551-UD2-24SNU	UD2-24SNU	D	2	24	4800	120mW	4.48	4.00	3.44	3.20

NEC EA2 SERIES: MINIATURE SIGNAL RELAYS

- Surge voltage: 1500V between coil and contact (Complies with FCC Part 68)
- Breakdown voltage between open contacts: 1000VAC (Complies with FCC Part 68)
- Contact form: DPDT
- Max. switching current: 1A



For quantities of 500 and up, call for quote.

MOUSER STOCK NO.	NEC Part No.	Fig	Pin Config.	Nominal Voltage (VDC)	Coil Resistance (Ω) ±10%	Nominal Power	Price Each			
							1	25	50	100
Non-Latch Type										
551-EA2-3NJ	EA2-3NJ	E	3	3	64.3	140mW	2.67	2.46	2.26	2.05
551-EA2-4.5NJ	EA2-4.5NJ	E	3	4.5	145	140mW	2.67	2.46	2.26	2.05
551-EA2-5NJ	EA2-5NJ	E	3	5	178	140mW	2.67	2.46	2.26	2.05
551-EA2-12NJ	EA2-12NJ	E	3	12	1028	140mW	2.67	2.46	2.26	2.05
551-EA2-24NJ	EA2-24NJ	E	3	24	2880	200mW	3.09	2.85	2.61	2.38
Single Coil Latch Type										
551-EA2-3SNJ	EA2-3SNJ	E	4	3	90	140mW	3.09	2.85	2.61	2.38
551-EA2-4.5SNJ	EA2-4.5SNJ	E	4	4.5	202.5	140mW	3.09	2.85	2.61	2.38
551-EA2-5SNJ	EA2-5SNJ	E	4	5	250	140mW	3.09	2.85	2.61	2.38
551-EA2-12SNJ	EA2-12SNJ	E	4	12	1440	140mW	3.09	2.85	2.61	2.38
551-EA2-24SNJ	EA2-24SNJ	E	4	24	3840	150mW	3.51	3.24	2.97	2.70
Double Coil Latch Type										
551-EA2-5TNJ	EA2-5TNJ	E	5	5	178	140mW	3.23	2.98	2.73	2.48
551-EA2-12TNJ	EA2-12TNJ	E	5	12	1028	140mW	3.23	2.98	2.73	2.48
551-EA2-24TNJ	EA2-24TNJ	E	5	24	2880	200mW	3.93	3.63	3.33	3.02

Catalog #618, May - July 2004
© Copyright 2004 Mouser Electronics

www.mouser.com/nec

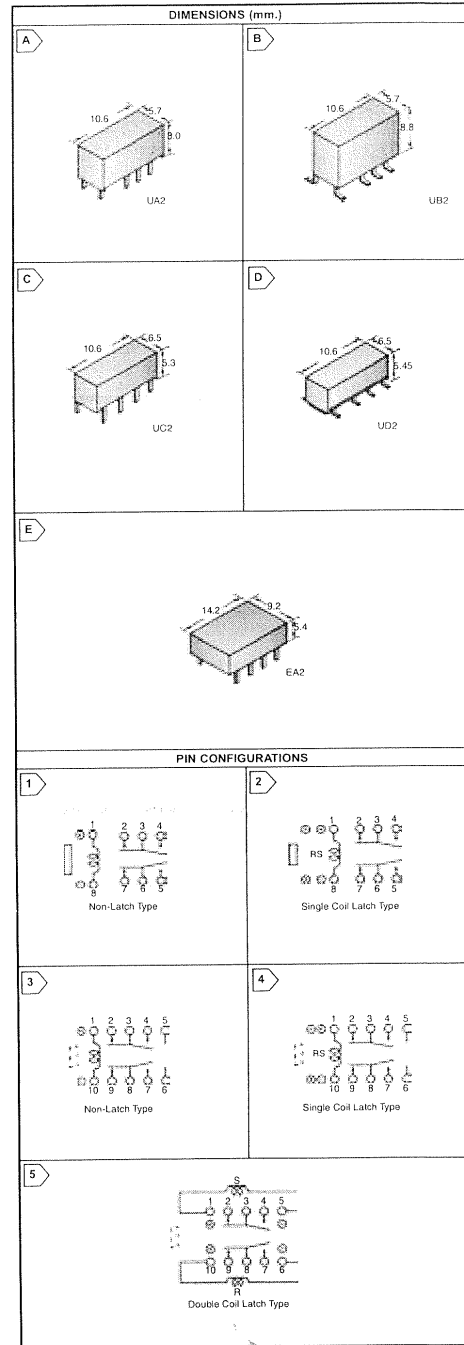


(800) 346-6873

981

NEXT

BACK

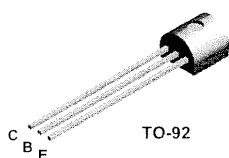


NEC Low Signal Relays

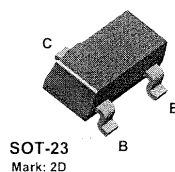
ANEXO L – INFORMAÇÕES TÉCNICAS DO TRANSISTOR DE POTÊNCIA



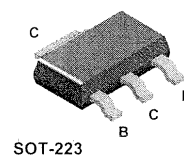
MPSA92



MMBTA92



PZTA92



PNP High Voltage Amplifier

This device is designed for high voltage driver applications.
Sourced from Process 76.

Absolute Maximum Ratings*

TA = 25°C unless otherwise noted

Symbol	Parameter	Value	Units
V _{CEO}	Collector-Emitter Voltage	300	V
V _{CBO}	Collector-Base Voltage	300	V
V _{EB0}	Emitter-Base Voltage	5.0	V
I _C	Collector Current - Continuous	500	mA
T _J , T _{stg}	Operating and Storage Junction Temperature Range	-55 to +150	°C

* These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.
- 3) All voltages (V) and currents (A) are negative polarity for PNP transistors.

Thermal Characteristics

TA = 25°C unless otherwise noted

Symbol	Characteristic	Max			Units
		MPSA92	*MMBTA92	**PZTA92	
P _D	Total Device Dissipation Derate above 25°C	625 5.0	350 2.8	1,000 8.0	mW mW/°C
R _{θJC}	Thermal Resistance, Junction to Case	83.3			°C/W
R _{θJA}	Thermal Resistance, Junction to Ambient	200	357	125	°C/W

* Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."

** Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 cm².

ANEXO M – FOTO DO KIT DE DESENVOLVIMENTO

**ANEXO N – FOTO DO DISPOSITIVO PARA CONTROLE E INTERFACEAMENTO
DE TERMINAL TELEFÔNICO RESIDENCIAL**



ANEXO O – CÓDIGO FONTE DA MÁQUINA DE ESTADOS PRINCIPAL

```

/* Trabalho de Conclusão de Curso em Engenharia Elétrica
"CONTROLADOR E TEMPORIZADOR PARA TERMINAL TELEFÔNICO
Aluno: Delson V. Vetromilla
Professor orientador: Paulo Cesar C. Godoy
UNIVERSIDADE LUTERANA DO BRASIL - CANOAS-RS
Novembro de 2005*/

/*=====*/
/*Definicoes*/
#define ON      1
#define OFF     0
#define F_GANCHO  P1_0
#define RING_IN  P1_2
#define CON_LINHA  1
#define LIB_LINHA  2
#define RING      4
/* Variaveis globais */
unsigned char CALL_IN = 0;
unsigned char CALL_OUT = 1;
unsigned char SERIAL = 0;
unsigned char HC373 = 0;
unsigned char contador = 0;
unsigned char tempo = 0;
unsigned char i = 0;
xdata unsigned char at 0x0000 stb0;
xdata num[14] = {'\b','\b','\b','\b','\b','\b','\b','\b','\b','\b','\b','\b','\b','\b'};

void Latch(unsigned char pino, unsigned char val)
{
    if(val)
        HC373 |= pino;
    else
        HC373 &= (!pino);
    stb0 = HC373;
}

void Delay()
{

```

```

    for (tempo = 0; tempo < 100000; tempo ++);
}

#include "paulmon2.h"
#include "paulmon2.c"
#include <at89x52.h>
#include "Maquina_01.c"
#include "Maquina_02.c"
#include "Maquina_03.c"
void main(void)
{
    int a = 0;
    int b = 0;
    P1 = 0;
    pm2_pstr("TESTANDO...");
    pm2_newline();
    HC373 = 0;
    stb0 = HC373;
    while(a<30000)
    {
        a++;
    }
    while(1)
    {

        pm2_pstr("TESTANDO NOVAMENTE...");
        pm2_newline();
        while(b<30000)
        {
            b++;
        }
        Estado_Maquina_Linha(); //Maquina 01
        Estado_Maquina_Terminal(); //Maquina 02
        Estado_Maquina_Serial(); //Maquina 03
    }
}

```

**ANEXO P – CÓDIGO FONTE DA MÁQUINA DE ESTADOS LINHA E DO
RESPECTIVO ARQUIVO DE DEFINIÇÕES**

```

////////////////////////////////////////////////////////////////
//                      Estados da Maquina 01 (LINHA)                      //
//                                                                    //
// 01 = repouso / 02 = gera ring / 03 = conecta a linha / 04 = desconecta a linha //
//                                                                    //
////////////////////////////////////////////////////////////////

```

```

#include "Maquina_01.h"

```

```

int f=0;

```

```

int x=0;

```

```

int y=0;

```

```

unsigned char TEM_RING;

```

```

void Estado_Maquina_Linha(void)

```

```

{
    int c=0;
    while(c<30000)
    {
        c++;
    }
    pm2_pstr("TESTANDO MAQUINA 1...");
    pm2_newline();

```

```

    Estado_M1();

```

```

}

```

```

void M1_Estado_01(void)

```

```

{

    if(CALL_OUT)
    {

        if(RING_IN)          //Chamada recebida
        {

```

```

    TEM_RING = ON;

    pm2_pstr("Chamada recebida...(Maq. 1)");
    pm2_newline();

    Latch(RING,ON);    // Habilita ring no terminal

    pm2_pstr("Aciona fonte de ring...(Maq. 1)");
    pm2_newline();

    Estado_M1 = M1_Estado_02;
}
}
}

void M1_Estado_02(void)
{

    if(TEM_RING)
    {

        pm2_pstr("Chamada recebida...(Maq. 1)");
        pm2_newline();

        Latch(RING,ON);    // Habilita ring no terminal

        pm2_pstr("Aciona fonte de ring...(Maq. 1)");
        pm2_newline();

        Estado_M1 = M1_Estado_03;
    }
}

void M1_Estado_03(void)    // Aguardando atendimento do terminal
{
    if(!RING_IN)
    {

```

```

if(F_GANCHO)
{
    CALL_IN = ON;
    Latch(RING,OFF); // Desabilita ring no terminal
    pm2_pstr("Desliga fonte de ring...(Maq. 1)");
    pm2_newline();
    Latch(CON_LINHA,ON); // Conecta tronco
    TEM_RING = OFF;
    pm2_pstr("Chamada em curso...(Maq. 1)");
    pm2_newline();
    Estado_M1 = M1_Estado_04; // vai para proximo estado
}
}
else
{
    Estado_M1 = M1_Estado_04; // retorna para estado 1
}
}

void M1_Estado_04(void) //Gera ring
{
    Latch(LIB_LINHA,ON); //Conecta o audio
    if(!F_GANCHO)
    {
        Latch(LIB_LINHA,OFF); // desconecta audio
        Latch(CON_LINHA,OFF); // desconecta linha

        pm2_pstr("Retorna para o estado 1...(Maq. 1)");
        pm2_newline();

        Estado_M1 = M1_Estado_01; // retorna para estado 1
    }
}
}

```

```
////////////////////////////////////  
//          Maquina de Estados #1          //  
//                                          //  
////////////////////////////////////
```

```
void M1_Estado_01(void);  
void M1_Estado_02(void);  
void M1_Estado_03(void);  
void M1_Estado_04(void);  
void (*Estado_M1)(void) = M1_Estado_01;
```

**ANEXO Q – CÓDIGO FONTE DA MÁQUINA DE ESTADOS TERMINAL E DO
RESPECTIVO ARQUIVO DE DEFINIÇÕES**

```

////////////////////////////////////
//      Estados da Maquina 02 (TERMINAL)      //
//                                              //
//      01 = repouso / 02 = fora do gancho      //
//                                              //
////////////////////////////////////

#include "Maquina_02.h"

int conta_interrupt=0;
int n_segundos=0;
int n_minutos=0;
char COUNTER=0;
bit flag_segundos = 0;
int flag_minutos;
void Estado_Maquina_Terminal(void)
{
    int d=0;
    while(d<30000)
    {
        d++;
    }
    pm2_pstr("TESTANDO MAQUINA 2...");
    pm2_newline();

    Estado_M2();
}

void M2_Estado_01(void)
{
    if(!CALL_IN)
    {
        if(F_GANCHO)
        {
            CALL_OUT = ON;
            pm2_pstr("Fora do gancho...(Maq. 2)");
            pm2_newline();
            Latch(CON_LINHA,ON); // conecta linha
            Latch(LIB_LINHA,ON); // conecta audio
        }
    }
}

```

```

//      Detecta();// habilita deteccao de MF.
      Estado_M2 = M2_Estado_02; // vai para o proximo estado
    }
  }
}

void M2_Estado_02(void)
{
  if(F_GANCHO)//(!F_GANCHO)
  {
    Temporizar();

    CALL_OUT = OFF;
    pm2_pstr("Chamada encerrada...(Maq. 2)");
    pm2_newline();
    Latch(LIB_LINHA,OFF); // desconecta audio
    Latch(CON_LINHA,OFF); // desconecta linha
    if(!SERIAL)
    {
      SERIAL = ON; // ativa o envio serial dos dados.
      Estado_M2 = M2_Estado_01;
    }
  }
}

void it_timer2(void) interrupt 5
{
  n_segundos ++;    //conta 20 interrupcoes para 1 segundo

  if (n_segundos == 20)
  {
    flag_segundos ++;

    if (n_minutos < 20)
    {
      n_minutos ++;
    }
  }
}

```

```

    }
    flag_minutos++;
}
TF2=0; //libera flag para proxima int.
}

void Inicializa_timer(void)
{
    T2CON = 0x00; // TIMER2 - Modo 16 bits - autocarga
    TH0 = 0x3CAF; // carrega TH0 com a parte alta
    TL0 = 0x3CAF; // carrega TL0 com a parte baixa
    RCAP2H = 0x3CAF;
    RCAP2L = 0x3CAF;
    EA = 1;          // habilita interrupções globais
    ET2 = 1;         // habilita interrupções do TIMER2
    TR2 = 1;         // liga o timer; timer começa a contar para cima

    pm2_pstr("Temporizando a chamada...");
    pm2_newline();

}

void Temporizar(void)
{
    while (F_GANCHO) // fica monitorando
    {
        Inicializa_timer();
    }
    EA=0;
    ET2=0;
}

```

```
////////////////////////////////////  
//          Maquina de Estados #2          //  
//                                          //  
////////////////////////////////////
```

```
void M2_Estado_01(void);  
void M2_Estado_02(void);  
void Inicializa_timer(void);  
void Temporizar(void);  
void it_timer2(void) interrupt 5;  
void Detecta(void);  
  
void (*Estado_M2)(void) = M2_Estado_01;
```

**ANEXO R – CÓDIGO FONTE DA MÁQUINA DE ESTADOS SERIAL E DO
RESPECTIVO ARQUIVO DE DEFINIÇÕES**

```

////////////////////////////////////////////////////////////////
//                      Estados da Maquina 03 (SERIAL)          //
//                                                                //
// 01 = repouso / 02 = envia numero / 03 = envia tempo / 04 = desliga //
//                                                                //
////////////////////////////////////////////////////////////////

#include "Maquina_03.h"

void Estado_Maquina_Serial(void)
{
    int e=0;
    while(e<30000)
    {
        e++;
    }
    pm2_pstr("TESTANDO MAQUINA 3...");
    pm2_newline();

    Estado_M3();
}

void M3_Estado_01(void)
{

    if(SERIAL)
    {
        pm2_pstr("Transmitir...");
        pm2_newline();
    }
}

```

```

        Estado_M3 = M3_Estado_02;

    }
}

```

```

void M3_Estado_02(void)
{
    if(contador<14)
    {
        pm2_cout(num[i]);
        num[i] = '\b';
        contador++;
    }
    else
    {
        pm2_cout('\t');
        Estado_M3 = M3_Estado_03;
    }
}

```

```

void M3_Estado_03(void)
{
    //Envia duracao da chamada.

    pm2_pstr("Envia tempo...");
    pm2_newline();
    pm2_cout(flag_segundos);
    pm2_newline();

    Estado_M3 = M3_Estado_04;
}

```

```

void M3_Estado_04(void)
{
    pm2_newline();
    SERIAL = OFF;
}

```

```
pm2_pstr("Retorna para o estado 1...");  
pm2_newline();
```

```
Estado_M3 = M3_Estado_01;  
}
```

```
////////////////////////////////////  
//          Maquina de Estados #3          //  
//                                          //  
////////////////////////////////////
```

```
void M3_Estado_01(void);  
void M3_Estado_02(void);  
void M3_Estado_03(void);  
void M3_Estado_04(void);  
void (*Estado_M3)(void) = M3_Estado_01;
```